ESF II projekt Západočeské univerzity v Plzni

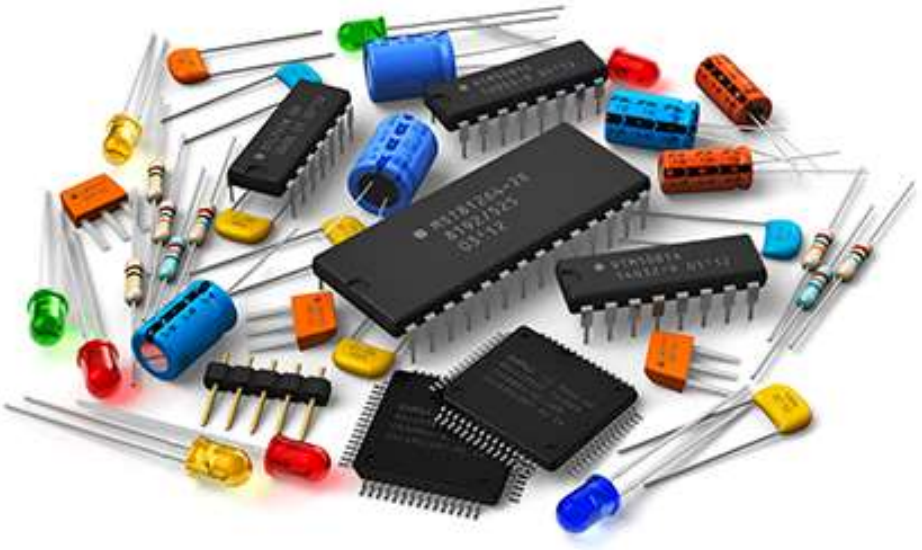
reg. č. CZ.02.2.69/0.0/0.0/18_056/0013239

EVROPSKÁ UNIE
Evropské strukturální a investiční fondy
Operační program Výzkum, vývoj a vzdělávání

MINISTERSTVO ŠKOLSTVÍ
MLÁDEŽE A TĚLOVÝCHOVY

Fyzikální elektronika

KET/FYE



Výkonové elektronické součástky

Přednáška 9

EVROPSKÁ UNIE
Evropské strukturální a investiční fondy
Operační program Výzkum, vývoj a vzdělávání

MINISTERSTVO ŠKOLSTVÍ
MLÁDEŽE A TĚLOVÝCHOVY

Co se v přednášce dozvíte?

- Dozvíte se, co jsou to výkonové polovodičové součástky
- Dozvíte se, co je to měkkost diody
- Zjistíte, co ovlivňuje dynamické chování diod
- Dozvíte se, jaké jsou struktury výkonových tranzistorů
- Zjistíte, jak se chová IGBT zkratuje-li zdroj napětí
- Dozvíte se, jak určit teplotu polovodiče

Výkonové elektronické součástky

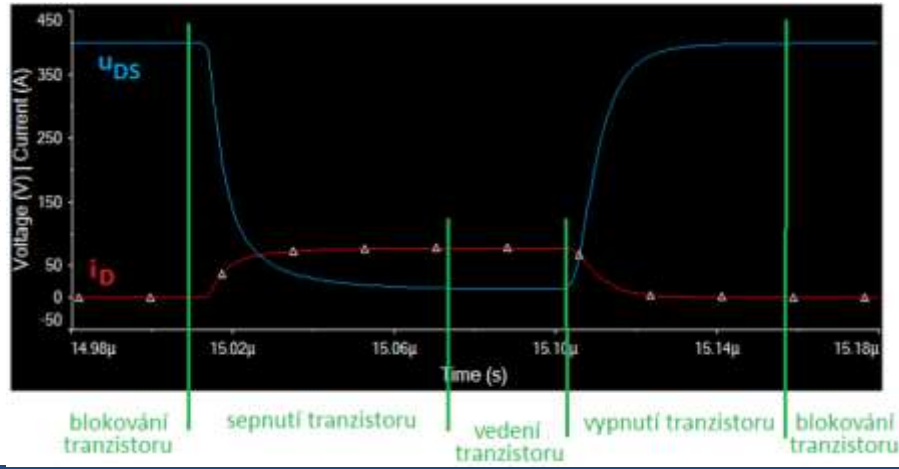
Co je výkonová polovodičová součástka

- **Výkonová elektronika** – zabývá analýzou, syntézou a řízením měničů s elektronickými součástkami
- **Výkonový elektronický měnič** - elektronický měnič (zařízení pro změnu parametrů el. energie) přenáší větší výkonovou hladinu, než odpovídá běžným informačním nebo řídícím signálům
- **Výkonové polovodičové součástky**
  - jsou základním stavebním kamenem výkonových měničů a spínačů
  - **<u>využívají se jen ve spínacím režimu</u>** – zapnuto nebo vypnuto

The IEEE Power Electronics Society (PELS)

Mission Statement

The mission of the Power Electronics Society is the development and effective application of power electronics technology. This technology encompasses the use of electronic components, the application of circuit theory and design techniques and the development of analytical tools toward efficient electronic conversion, control and conditioning of electric power.



- Polovodičové výkonové součástky

Diody

Tranzistory
- MOSFET
- IGBT

Tyristory
- Nevypinatelné, SCR
- Vypinatelné GTO, IGCT

Součástky se širokou šířkou zakázaného pásma - příští přednáška

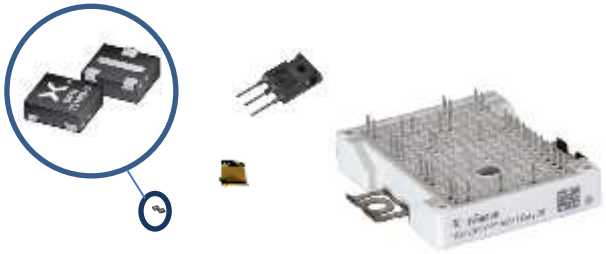




IGBT
3.6kA/1700V
190x140mm



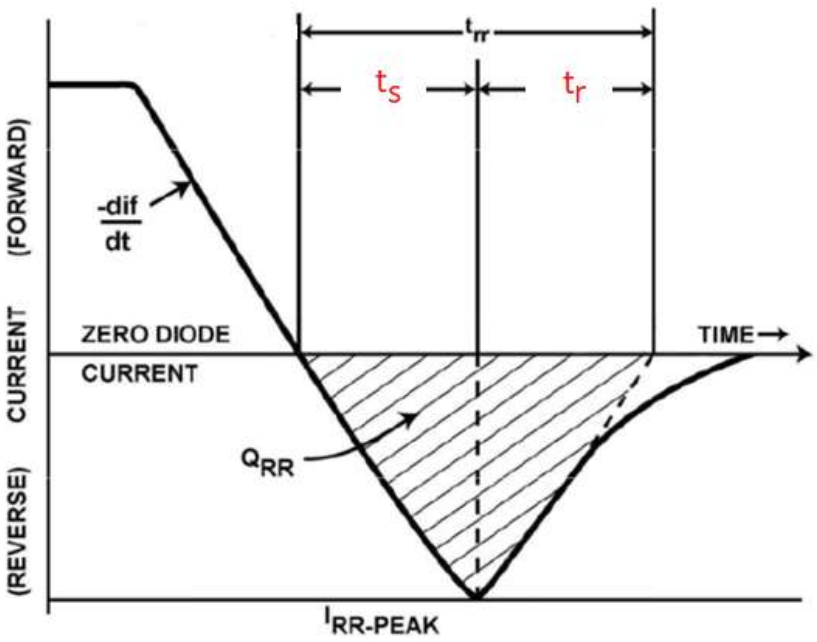
IGCT
3.8kA/6500V
439x173mm

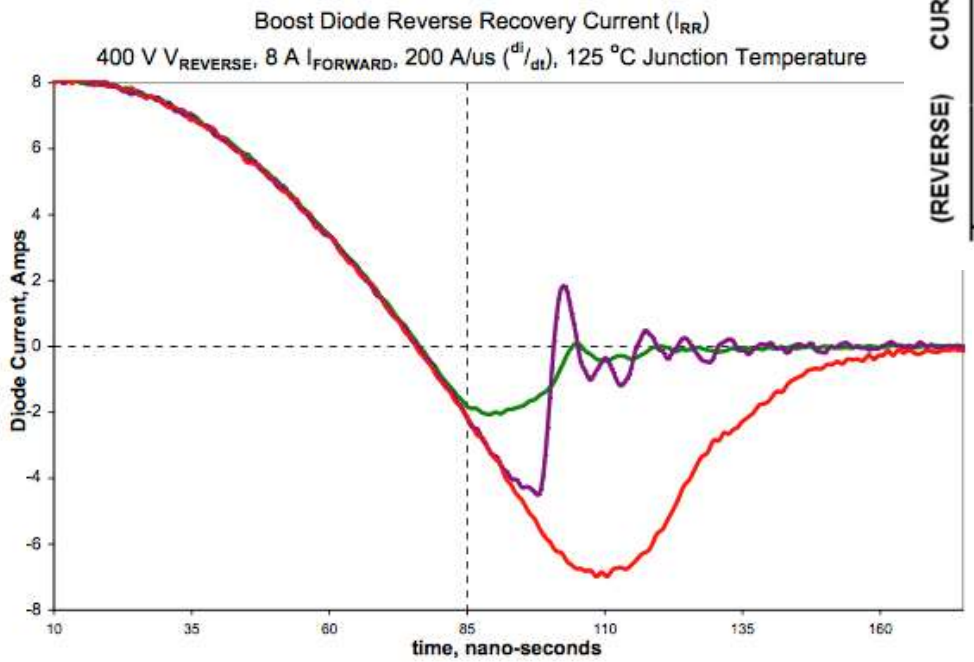


Výkonové diody

Požadavky na výkonové diody

- Nízké ztráty statické i dynamické
- Malý zotavovací náboj
- *Měkkost diody*





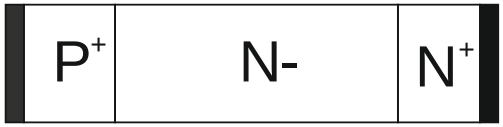
Měkkost diody : s=tr/ts
Měká dioda : s > 0.8
Malá měkkost → vysoké di/dt
→ přepětí na parazitních indukčnostech; vliv na EMI

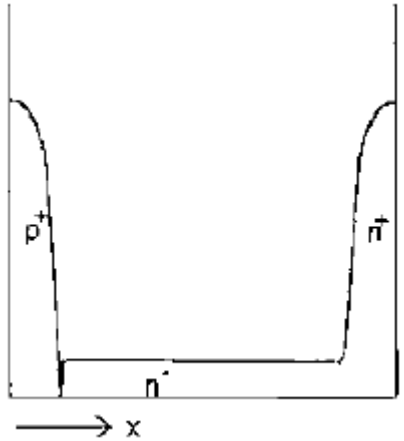
Základní dělení

- **univerzální** (usměrňovací) – pro použití v síťových usměrňovačích s provozním napětím o nízké frekvenci (typicky 50 Hz) s důrazem kladeným na propustné ztráty

- **rychlé diody** – používané ve výkonových měničích, antiparalelně připojené k rychlým spínacím součástkám, vysokofrekvenční usměrňovače (desítky až stovky kHz) apod. U těchto diod je kladen důraz na minimalizaci zotavovacího proudu, náboje zotavení, měkkost atd.

- **Struktura výkonové PIN diody** (i ≠ intrizická)





Doba života nosičů nábojů **τ**:

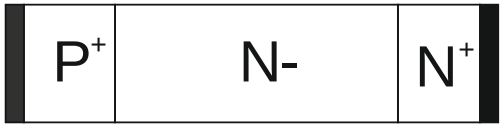
Vysoká → nízké V_f, velké Q_f, Q_{rr}, pomalá
vhodné pro usměňovací diody

Nízká → vyšší V_f, menší Q_f, Q_{rr} rychlá
→ přítomnost rekombinačních center v N- oblasti

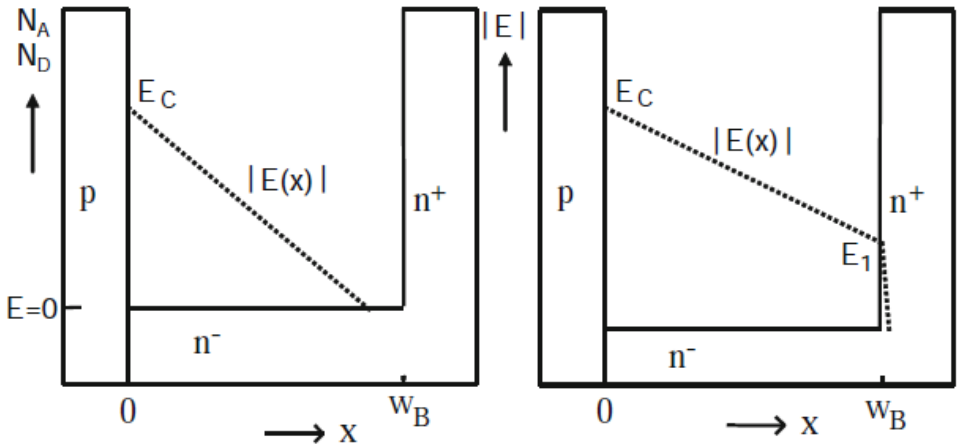
Vytvoření deformací v krystalické mřížce
- těžké ionty Au, Pt, Pd
- ozařování e, γ

$$U_f = U_f(P^+N^-) + U_{drift} + U_f(N^-N^+)$$

- **Struktura výkonové PIN diody**

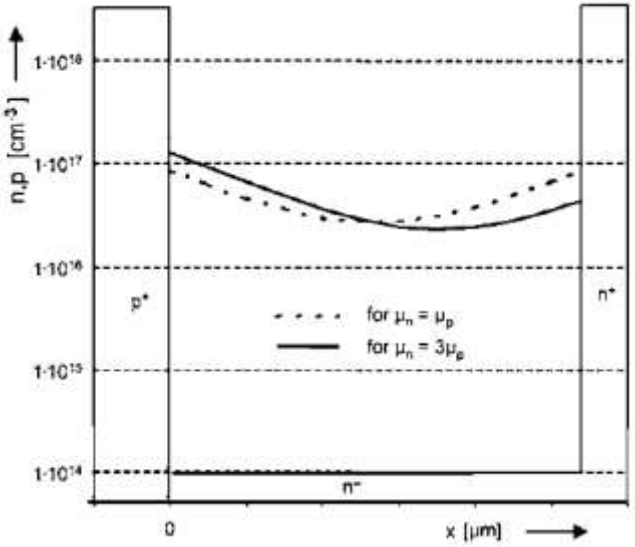


Rozložení el. pole v diodě - blokování



NPT (non punch through) PT (punch through)

Rozložení nosičů náboje - vedení

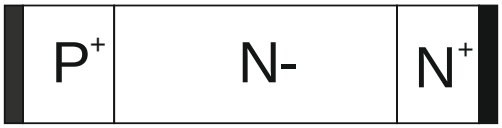


Uložený náboj $Q_F = qAw_b\bar{p}$

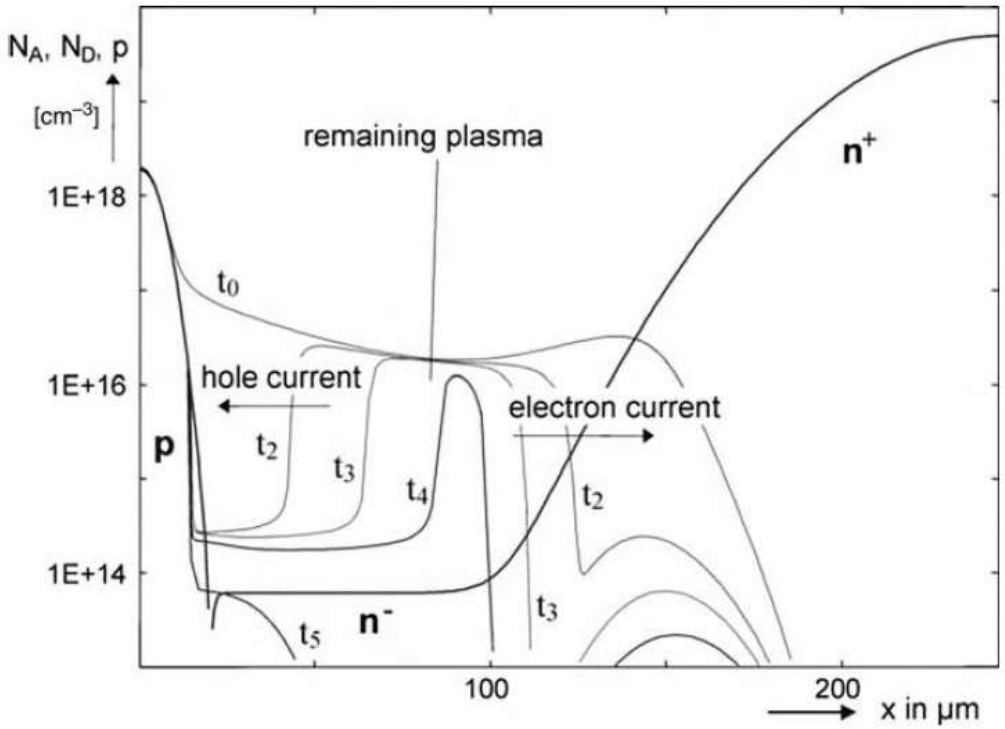
$$U_{drift} = \frac{I_f w_b^2}{(\mu_n + \mu_p)Q_f}$$

A… plocha čipu
wb … délka N- oblasti
p…hustota nosičů náboje

- **Zpětné zotavení PIN diody** (nízká měkkost)



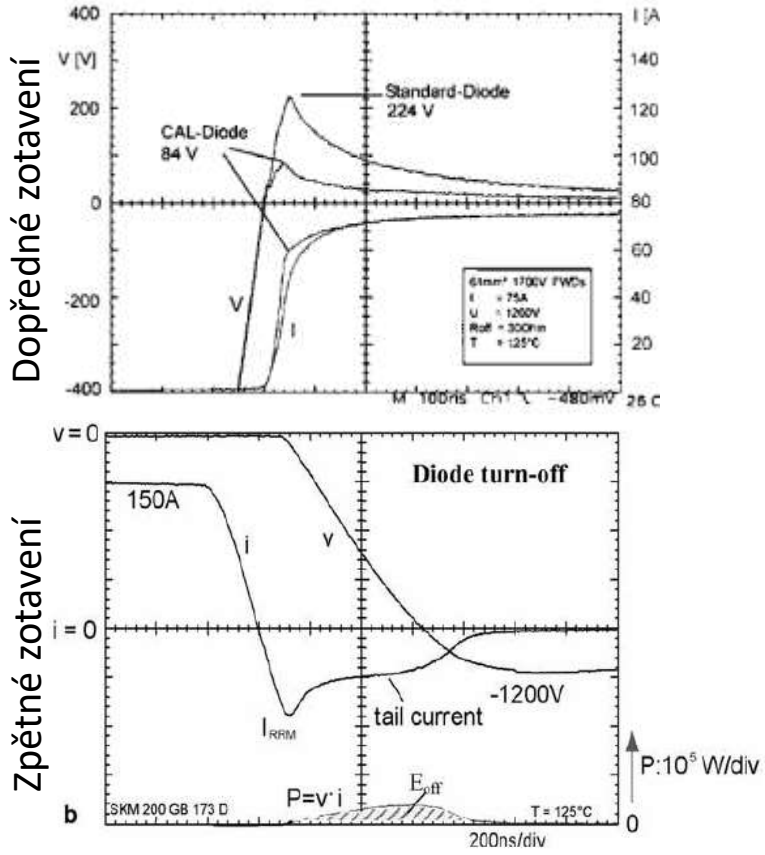
Rozložení nosičů náboje (plasmy) při zpětném zotavení

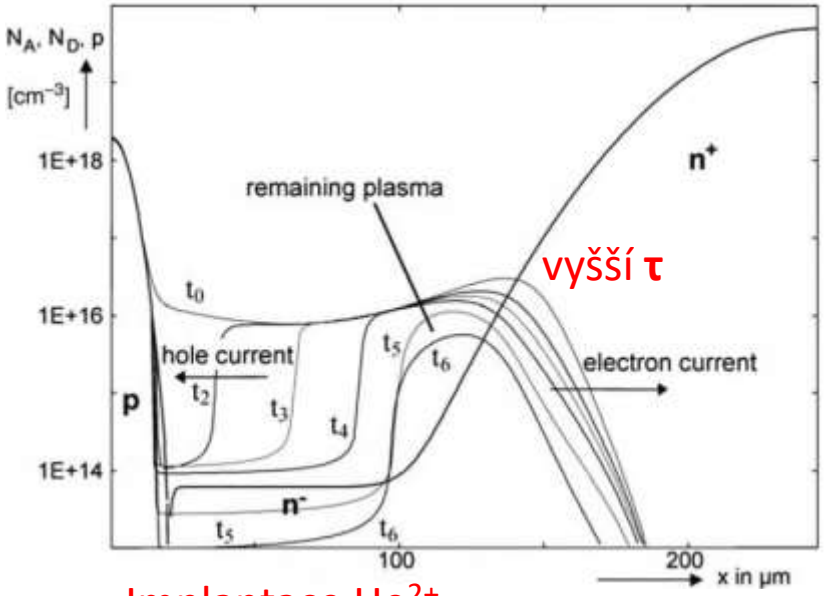


t_0 : $i_f = 0$
t_5 : dioda uzavřena

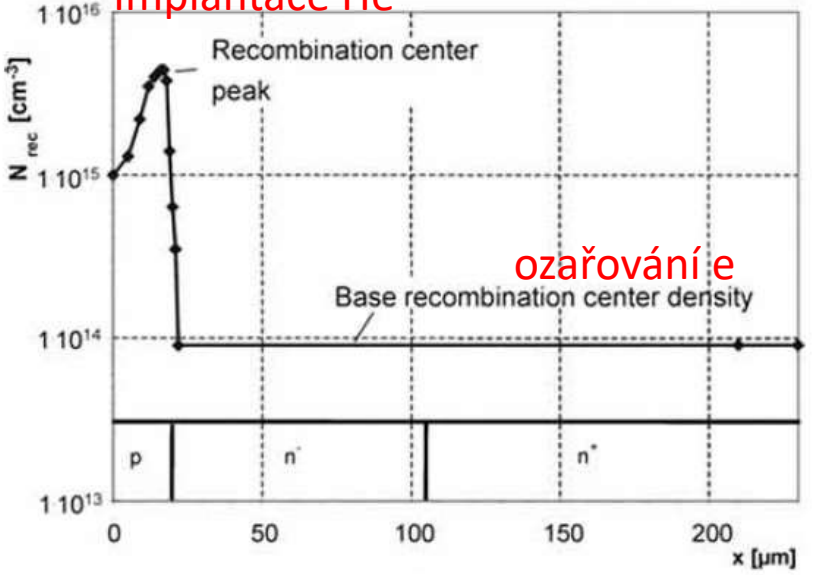
- **CAL dioda (controlled axial lifetime diode)**

Řízená hustota rekombinačních center v tloušťce diody



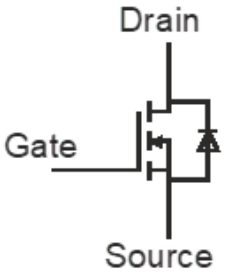


Implantace He^{2+}



Výkonové MOSFET tranzistory

Výkonový MOSFET tranzistor

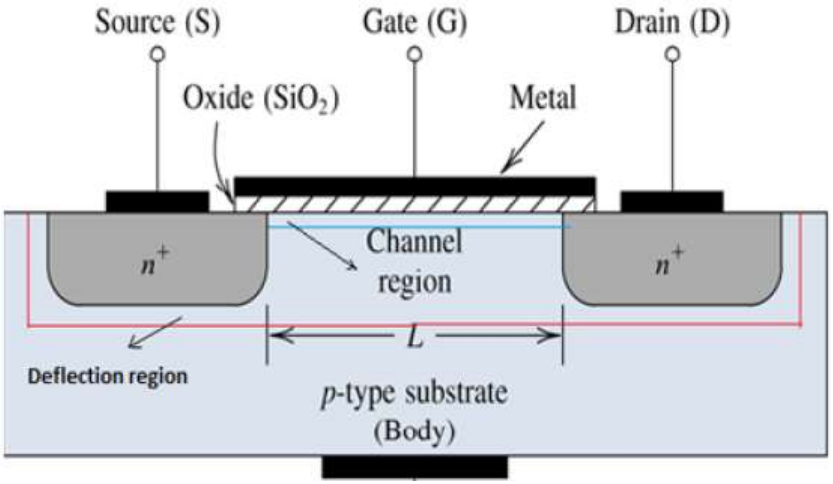


- první MOSFET tranzistor v roce 1959
- první vertikální MOSFET v roce 1969

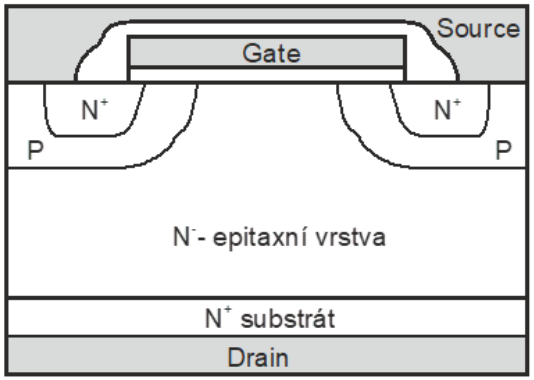
- téměř výhradně se používají MOSFET tranzistory typu N s indukovaným kanálem

- srovnání s BJT:
  - Činitel β u výkonového BJT klesá pod 10 → velké i_B
  - rychlé vypnutí BJT → velký reverzní i_B
  - MOSFET je napětím řízený spínač → nízké budící proudy a budící ztráty
  - BJT je bipolární součástka → několikanásobně vyšší spínací doby
  - Snadná paralelizace MOSFET tranzistoru

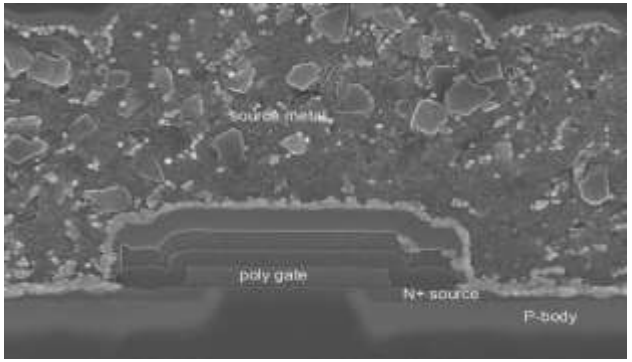
- **Základní dělení**
  - Laterální – drain a source na stejné straně čipu
  - Vertikální - hradlo a source elektroda na jedné straně čipu



laterální MOSFET tranzistor

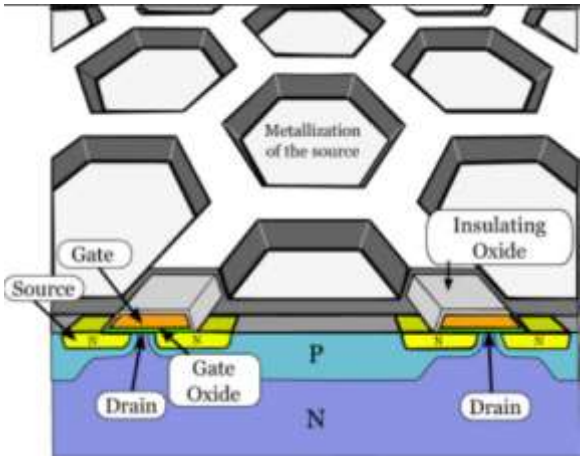


vertikální DMOSFET tranzistor (VDMOSFET)

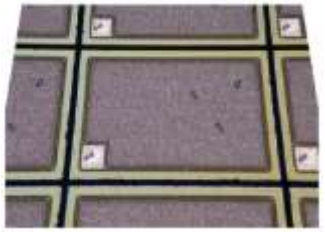


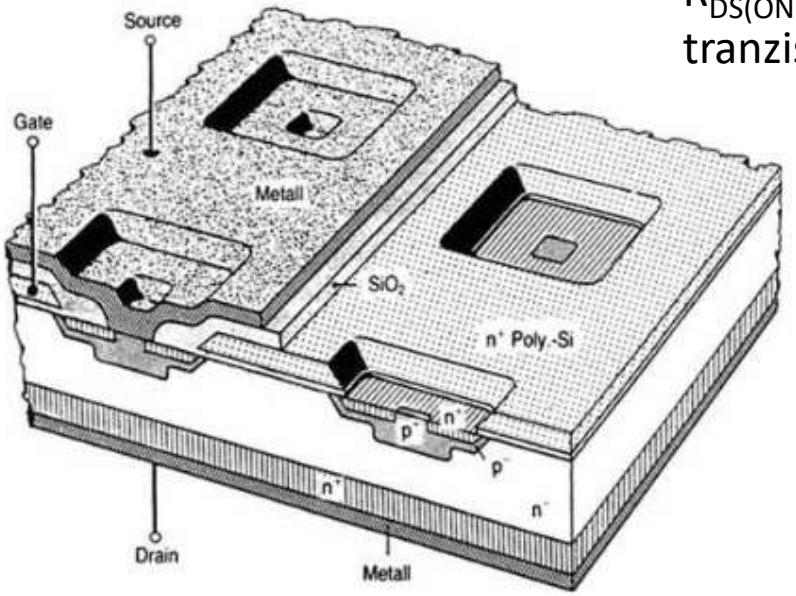
Vertikální uspořádání

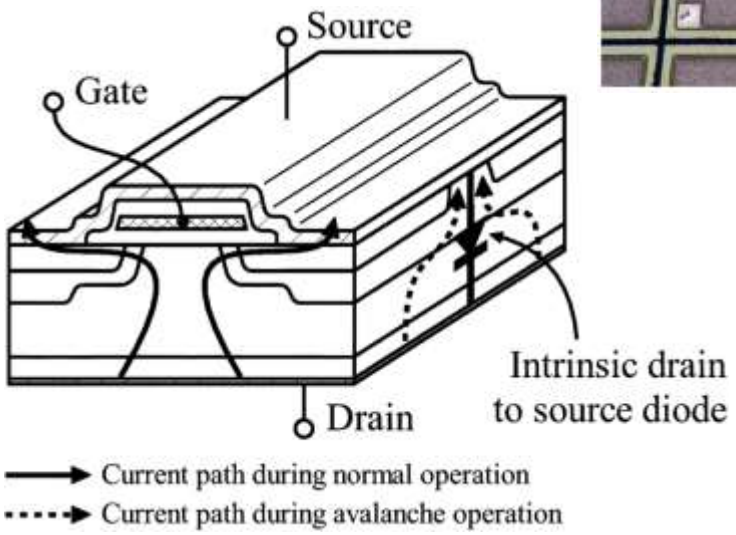
- Povrch čipu použit pro MOS buňky (>10M/inch^2)
- Proud je veden téměř celým objemem čipu
- Součinitel $R_{DS(ON)}*A$



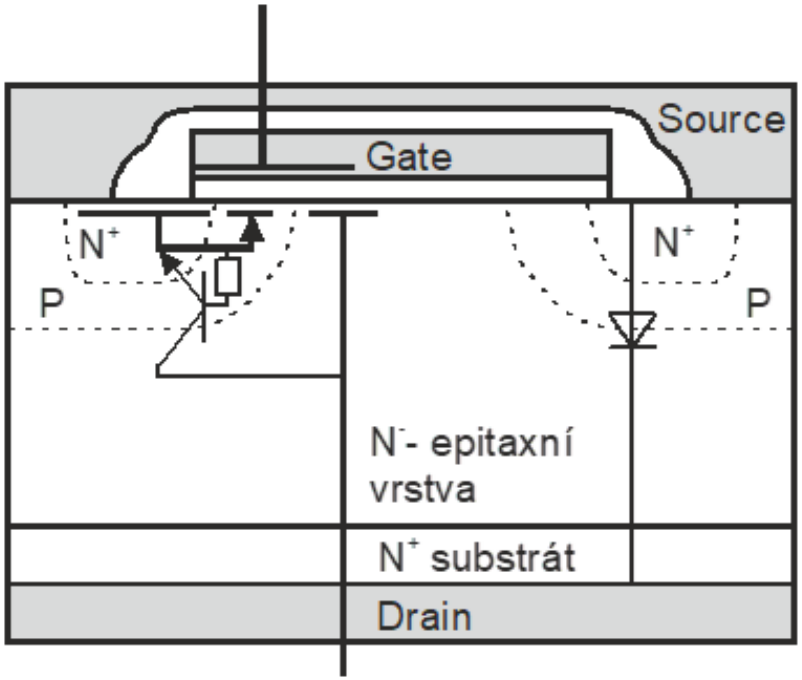
$R_{DS(ON)}$ - celkový odpor tranzistoru při sepnutí





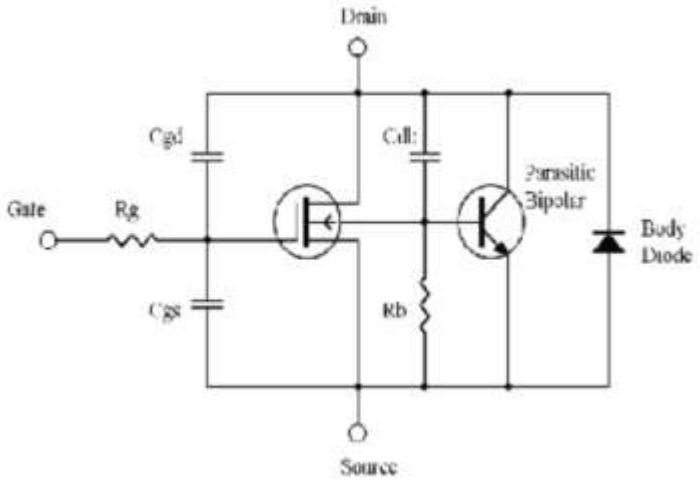


Vertikální DMOSFET



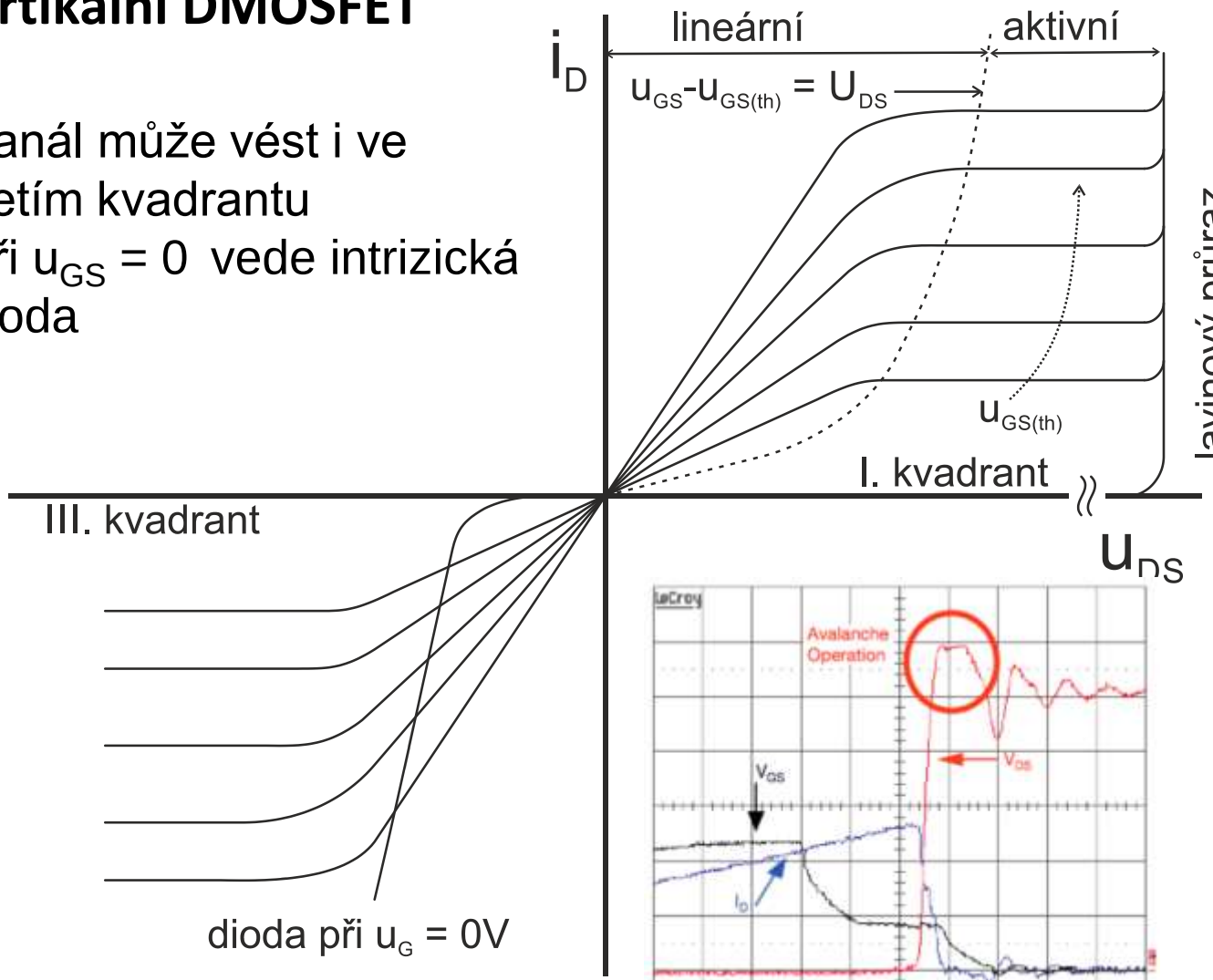
- Intrizická dioda
- Parazitní BJT tranzistor
- Tloušťka N^- vrstvy určuje blokovací napětí (typ. <100nm)

- Otevření parazitního BJT:
  - úbytek na R při vysokém du_D/dt



Vertikální DMOSFET

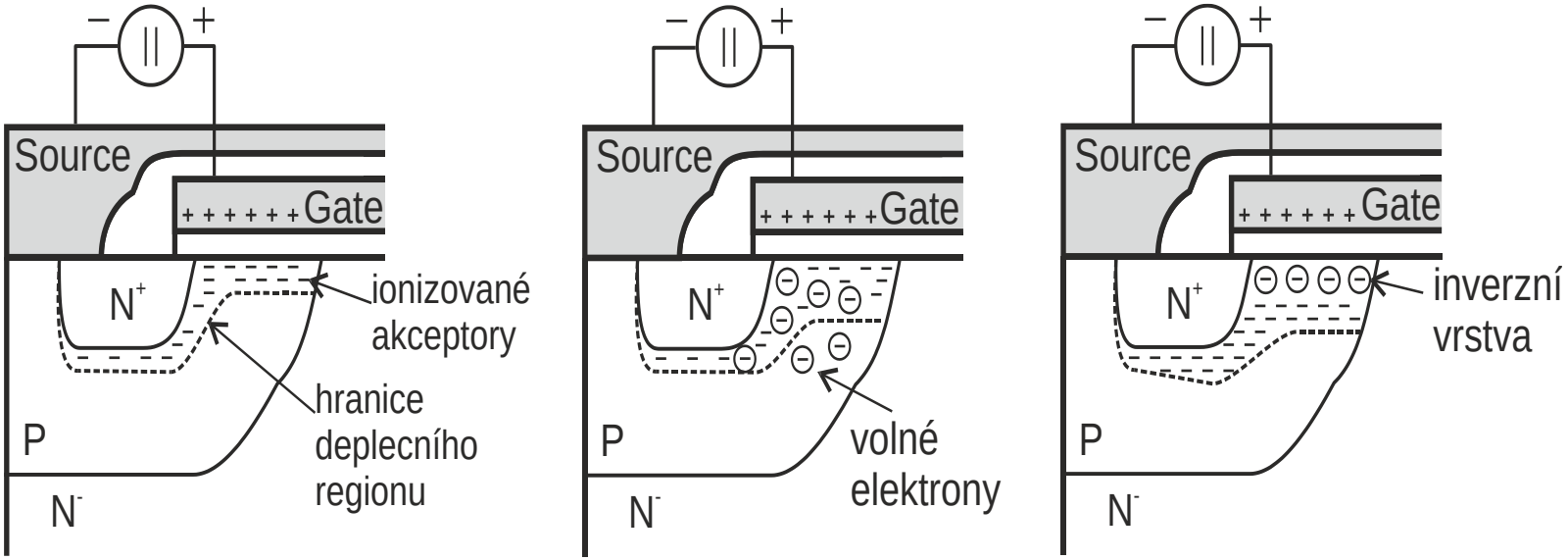
- Kanál může vést i ve třetím kvadrantu
- Při $u_{GS} = 0$ vede intrizická dioda



Odolnost vůči lavinovému průrazu – lavinová energie E_A

Vertikální DMOSFET

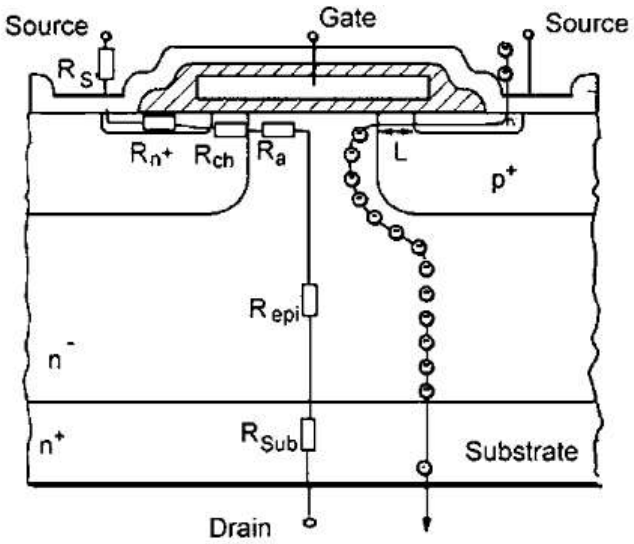
- Vznik vodivého kanálu



- rostoucí U_{GS} → rozšiřování ochuzené oblasti, volné elektrony jsou přitahovány k povrch, vzniklé díry jsou zatlačovány do těla tranzistoru
- při $U_{GS} = U_{GS(th)}$ → vznik inverzní vrstvy

Vertikální DMOSFET

- Lineární (ohmický) region
- Platí $U_{DS} = R_{DS(on)} * I_D$



		$V_{DS} = 30$ V (%)	$V_{DS} = 600$ V (%)
R^S*	Package	7	0.5
R_n+	Source layer	6	0.5
R_{CH}	Channel	28	1.5
R_a	Accumulation layer	23	0.5
R_{epi}	n^--layer	29	96.5
R_{Sub}	Substrate	7	0.5

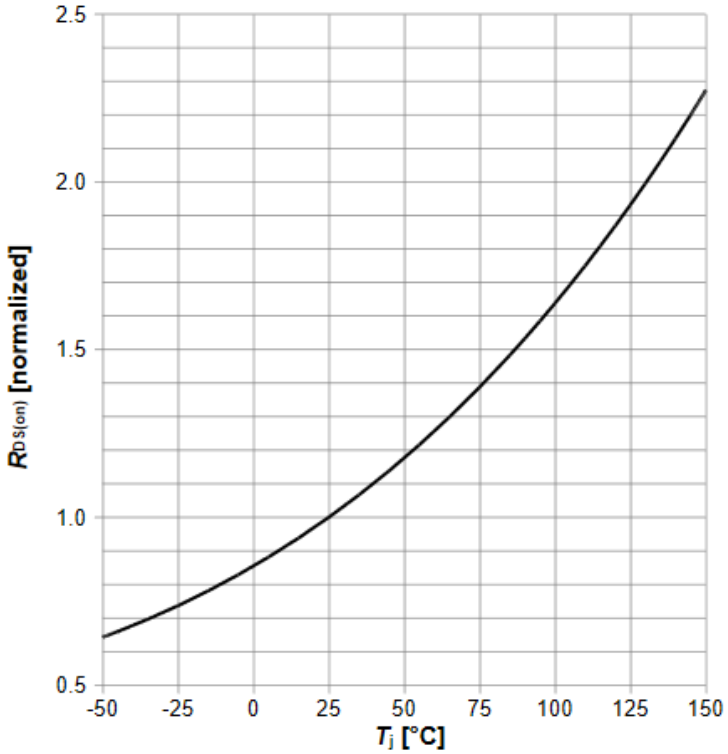
Vertikální DMOSFET

- Teplotní závislost $R_{DS(on)}$
- **Kladný** teplotní součinitel

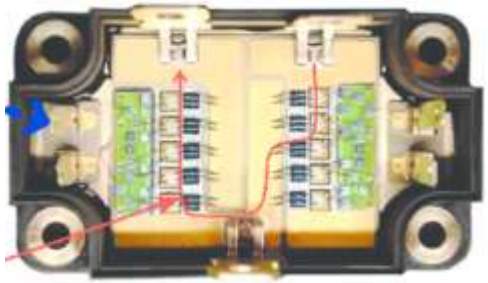


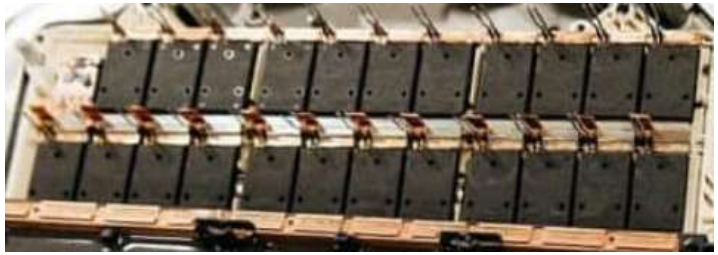
snadná paralelizace

vyšší T_j → vyšší $R_{DS(on)}$ → menší I_D

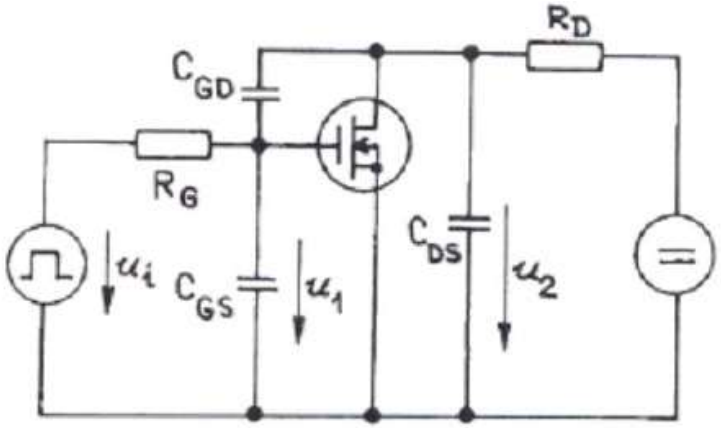


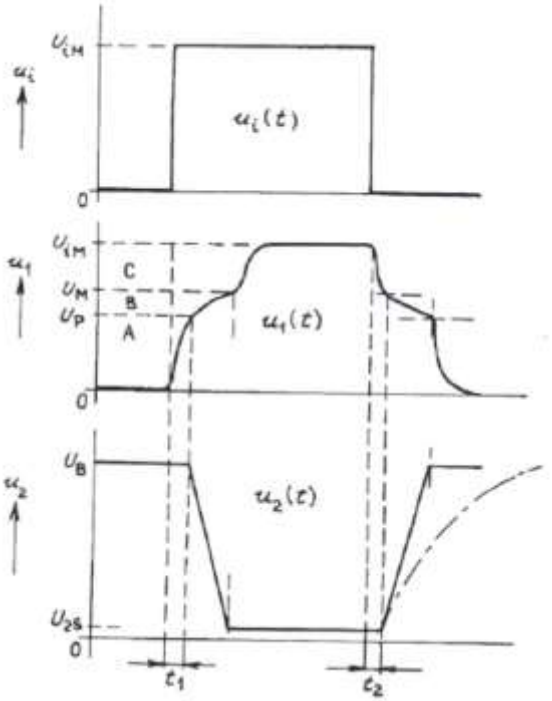




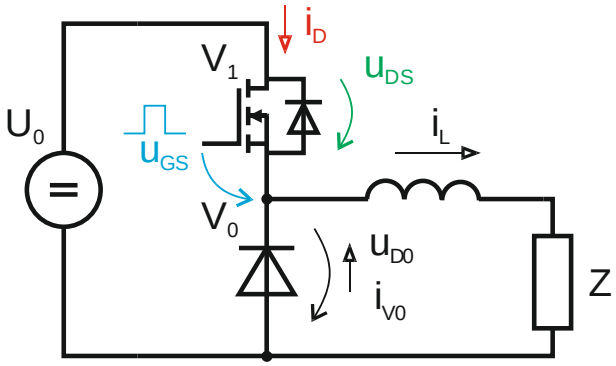


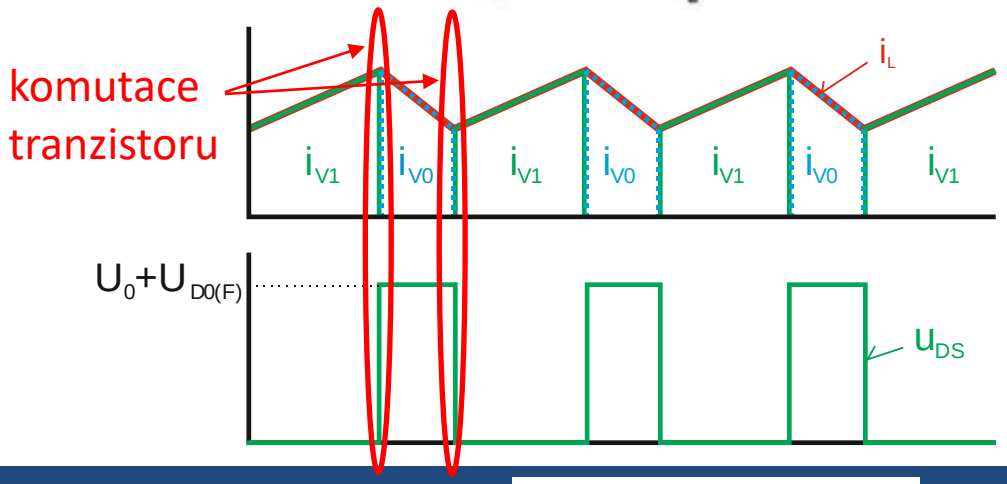
- Průběhy při spínání odporu





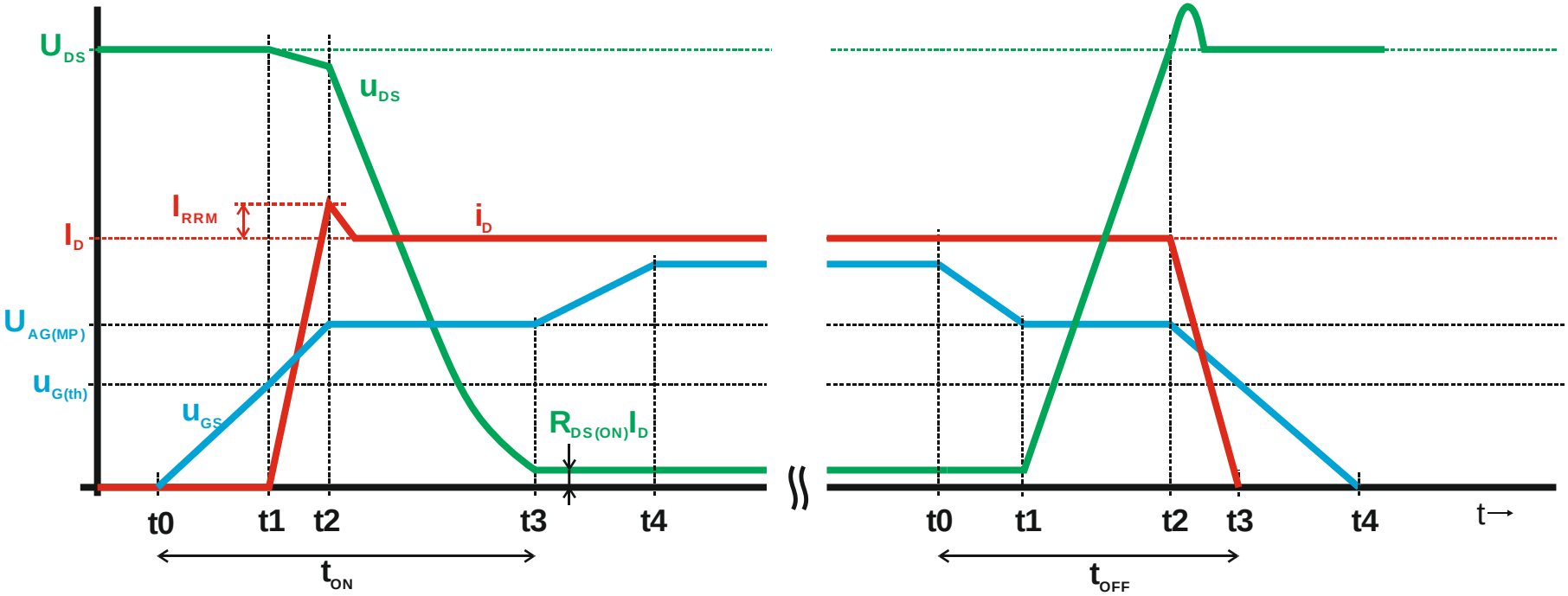
- Průběhy při induktivním spínání





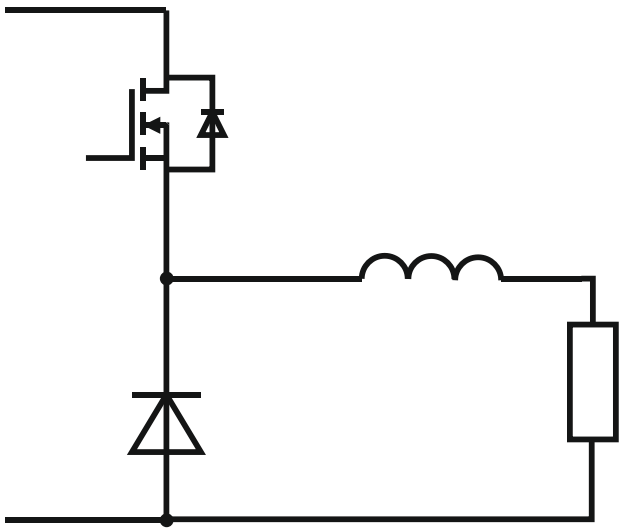
Vertikální DMOSFET – průběhy při sepnutí tranzistoru

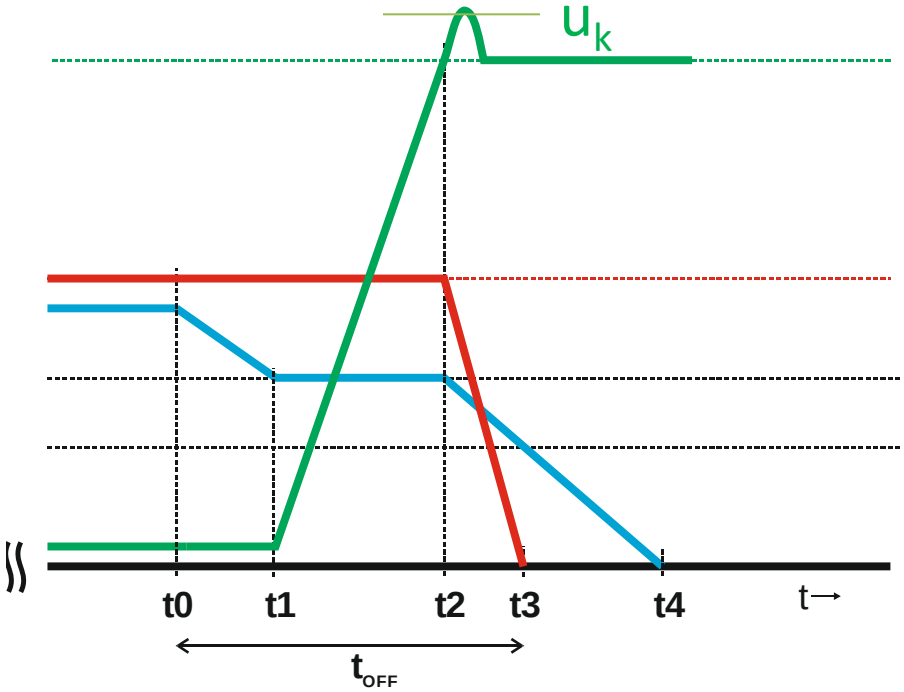
- $t_0 - t_1$: napětí u_{GS} exponenciálně stoupá $\approx R_G(C_{GD} + C_{GD})$, formování depleční oblast
- $t_1 - t_2$: začíná při $u_{GS} = u_{GS(th)}$, inverzní vrstva je zformována, se stoupajícím u_{GS} (se stejnou konstantou) roste i proud drainu až do hodnoty, která odpovídá proudu zátěže a špičkového zotavovacího proudu I_{RRM} komutující diody. Napětí u_{DS} se nemění
- t_2 - t_3 : $u_{GS} = u_A$ (tzv. Millerovo plateau) a u_{DS} klesá ← proud hradla vybíjí kapacitu C_{GD}



Vertikální DMOSFET – průběhy při vypínání

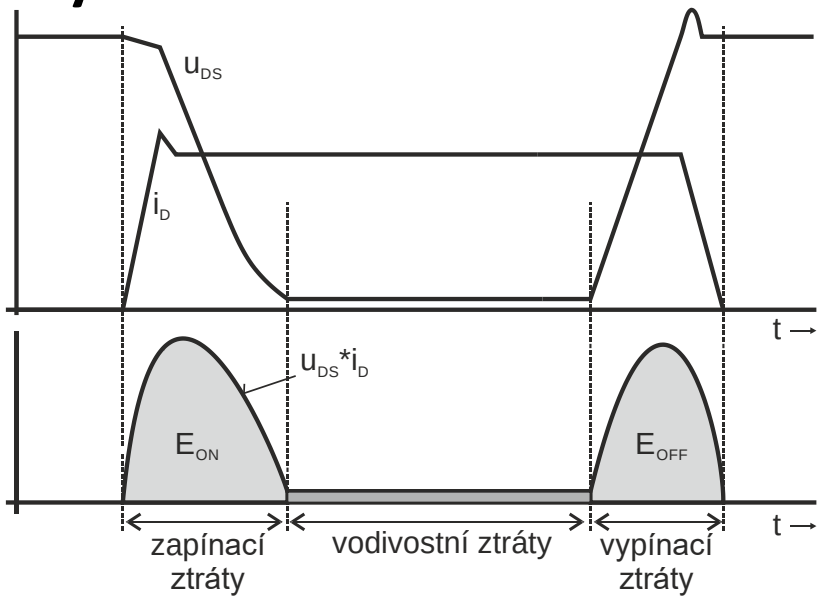
- Analogické k sepnutí
- Komutační přepětí u_k ← vlivem parazitních elementů





Vertikální DMOSFET – výkonové ztráty

- Ztráty – spínací (zapínací, vypínací) charakterizované spínacími energiemi E_{ON} a E_{OFF}
  - vodivostní (~ $R_{DS(on)}$)



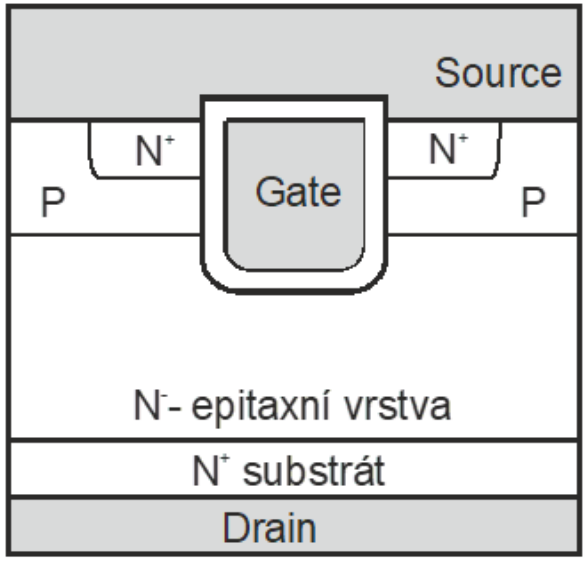
$$E_{ON} = \int_{t_{ON}} u_{DS} i_D dt = \frac{1}{2} U_D (I_D + I_{RRM}) t_{ri} + \frac{1}{2} U_D \left(I_D + \frac{2}{3} I_{RRM} \right) t_{fv}$$

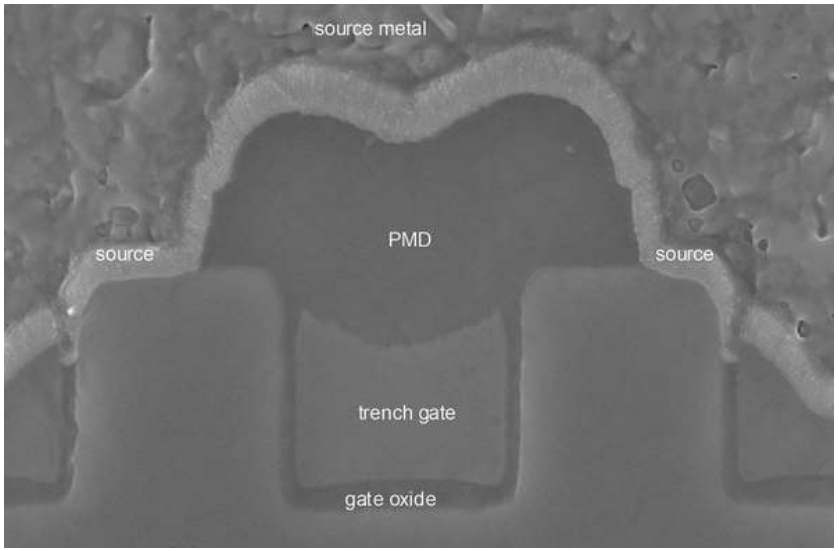
$$E_{OFF} = \int_{t_{OFF}} u_{DS} i_D dt = \frac{1}{2} U_D I_D t_{rv} + \frac{1}{2} (U_D + U_K) I_D t_{fv}$$

$$P_D = P_{VOD} + P_{ON} + P_{OFF} = R_{DS(ON)} I_D^2 + f_{sw} (E_{ON} + E_{OFF})$$

Další struktury MOSFET tranzistorů

- MOSFET s vnořeným hradlem (**trench** MOSFET)

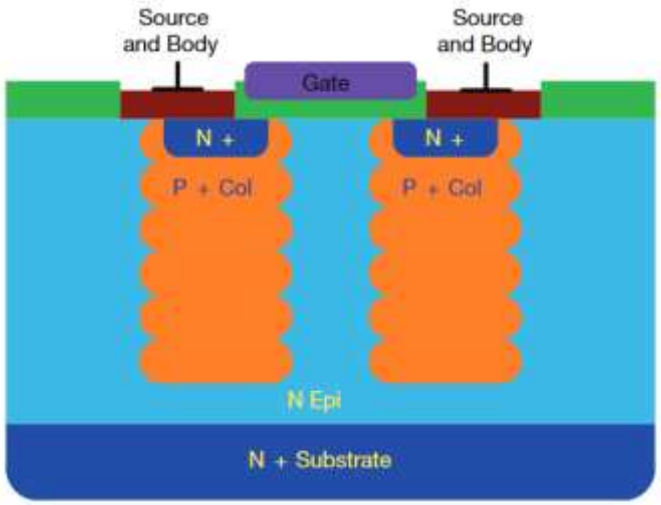


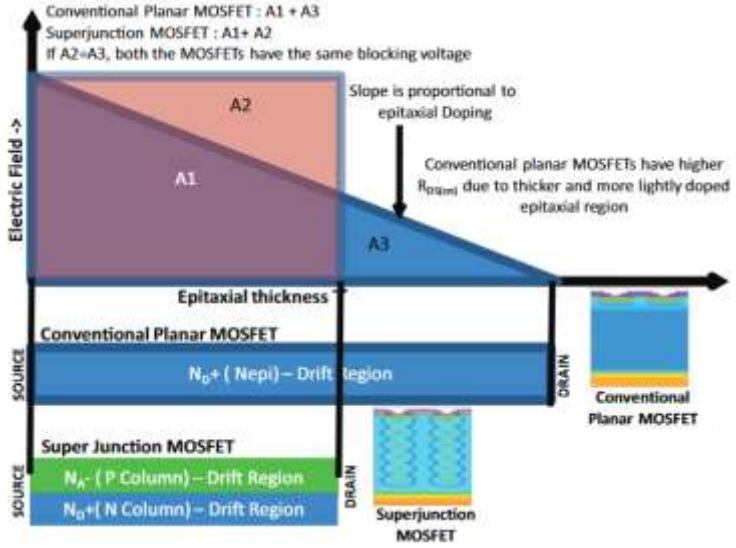


- Vertikální orientace kanálu
- Zmenšení rozměru buňky → zvýšení proudové zatížitelnosti a snížení odpor kanálu
- Používají se do +/-250V blokovacího napětí

Další struktury MOSFET tranzistorů

- **Superjunction** MOSFET



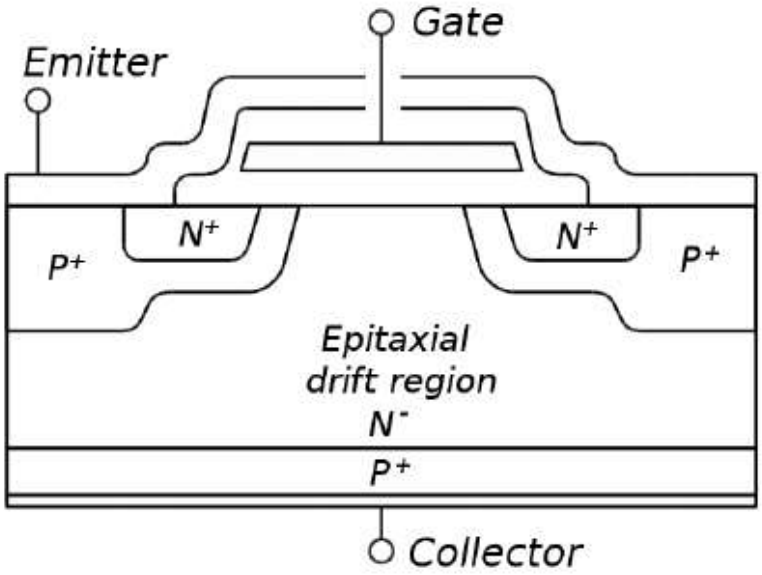


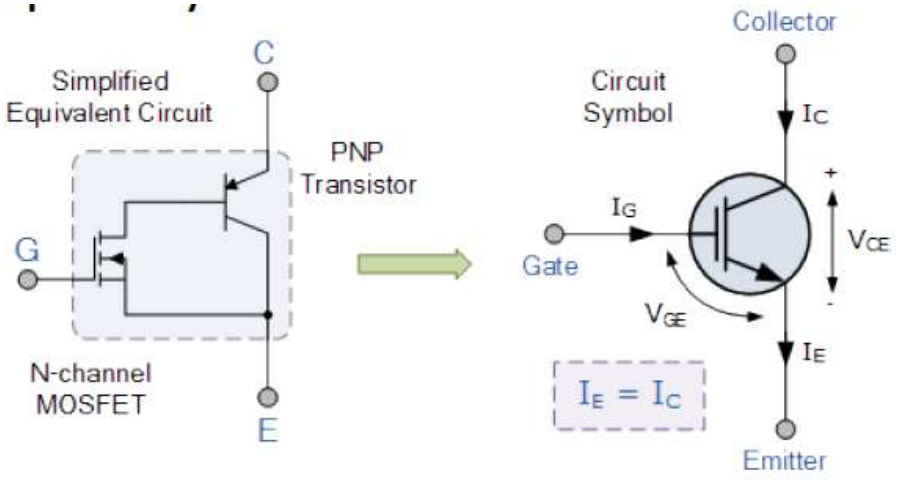
- Hluboké sloupce s vodivostí P
- Změna rozložení elektrického pole v N- epi vrstvě → tenčí vrstva s vyšší stupněm dotace → menší $R_{DS(on)}$
- Výrazně snížené kapacity MOSFETu
- Používají se od +/-500V blokovacího napětí

IGBT tranzistory

IGBT tranzistor

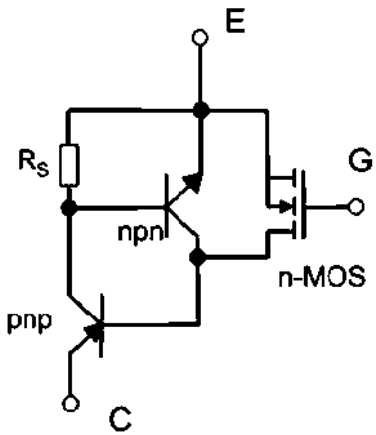
- Vynález počátkem 80. let, od 90. let na trhu
- Spojení vysoké **proudové hustoty bipolárních součástek** a jednoduché **řiditelnosti MOSFET** tranzistorů
- Blokovací napětí do 6.5kV, proudy >3500A/modul

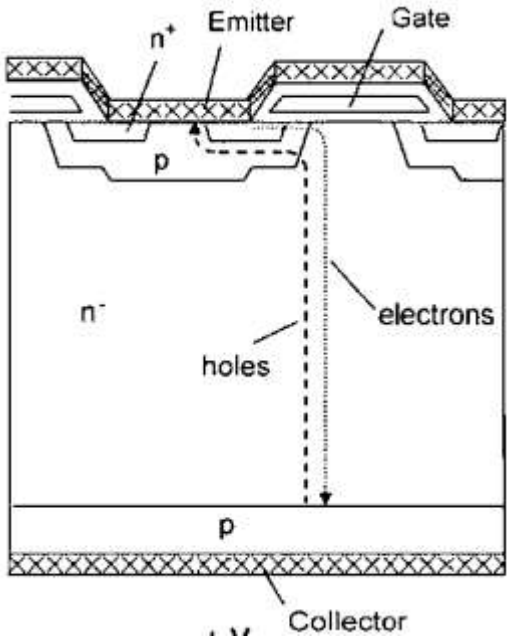


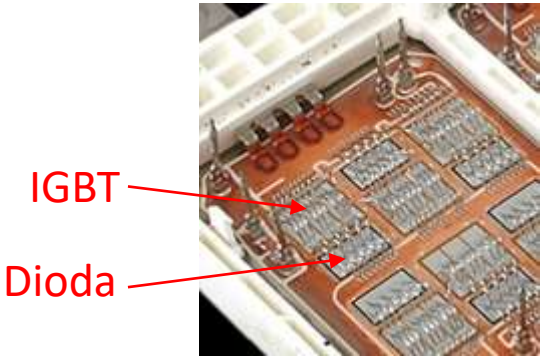


Vlastnosti IGBT tranzistorů

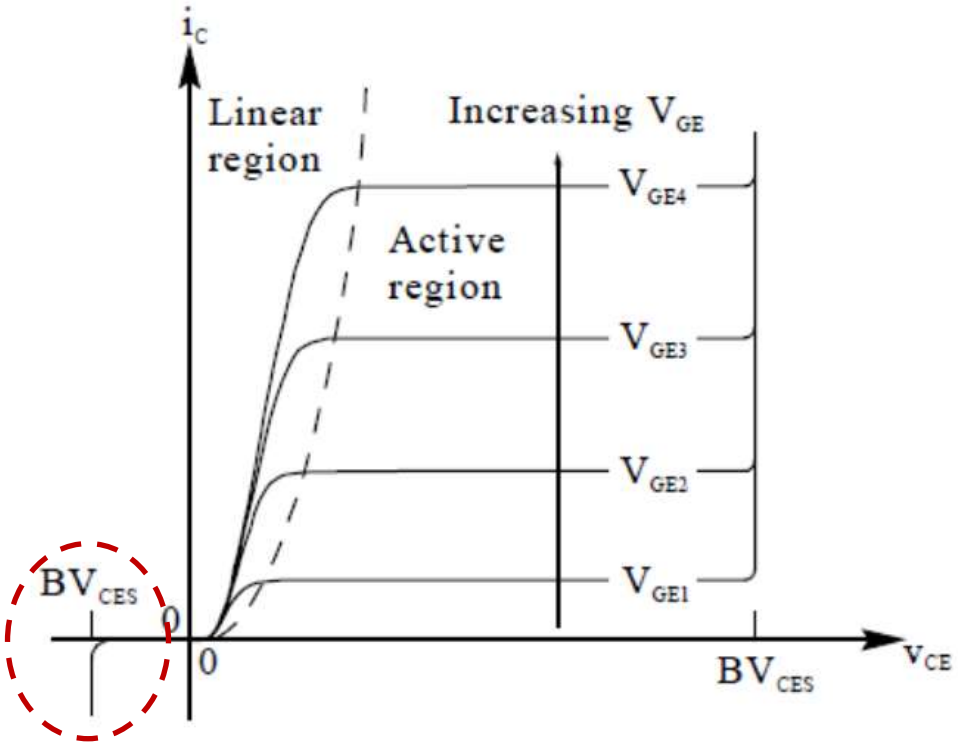
- Sepnutí a vypnutí velmi podobnou strukturou
- Do epi-layeru jsou emitovány elektrony i díry
- Injektované díry zvyšují hustotu nosičů náboje
  → snižují odpor slabě dotovaného epi-layeru
- Obsahují parazitní tyristor
- Možnost paralelizace
- **Nemá intrizickou diodu diodu**
  je-li třeba, přidává se externí dioda!!





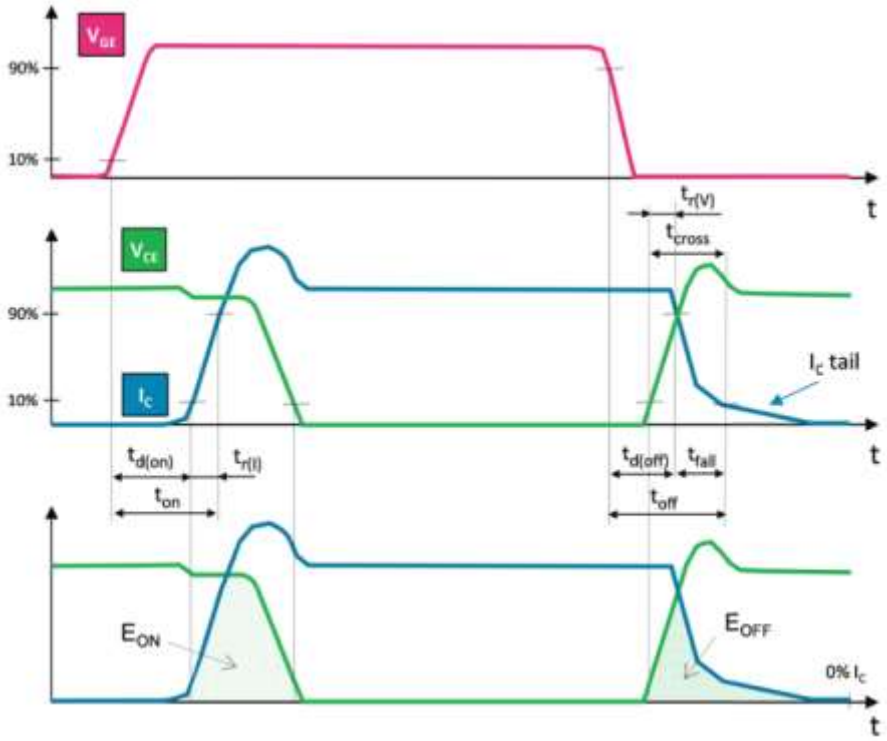


Výstupní charakteristika



- Nízké závěrné průrazné napětí
- Prahové napětí ← pn přechod

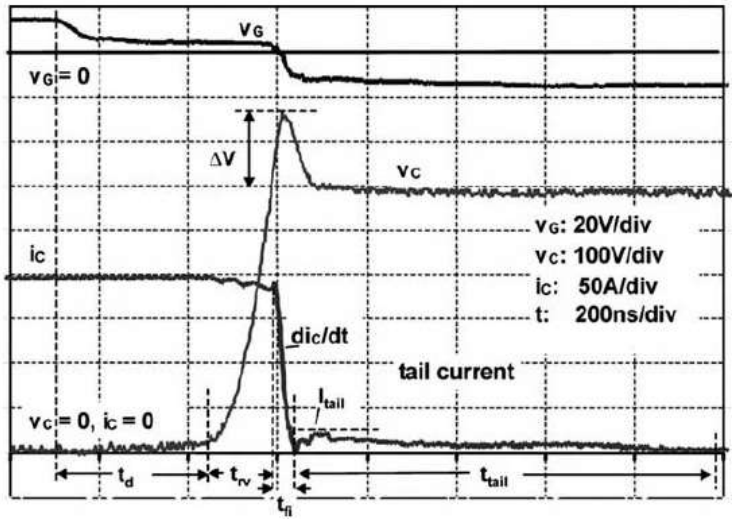
Spínací vlastnosti



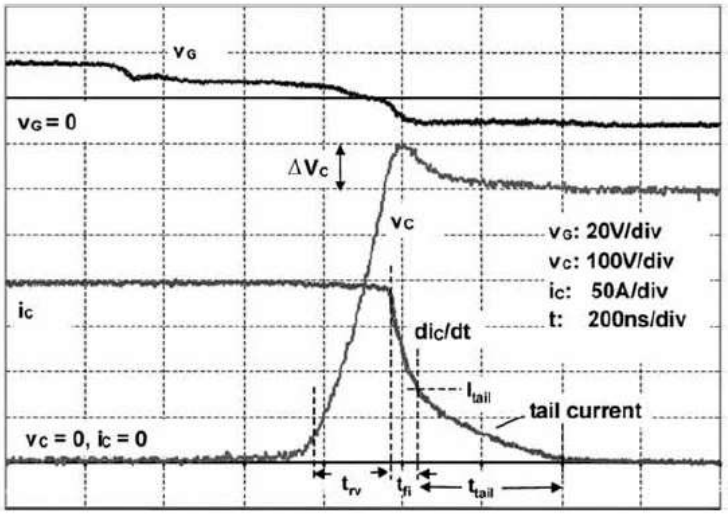
$$Ztráty\colon\ P_D = U_{CE}I_C + f_{sw}(E_{ON} + E_{OFF})$$

- Pomalejší doby spínání
- Vykazuje proudový chvost při vypínání

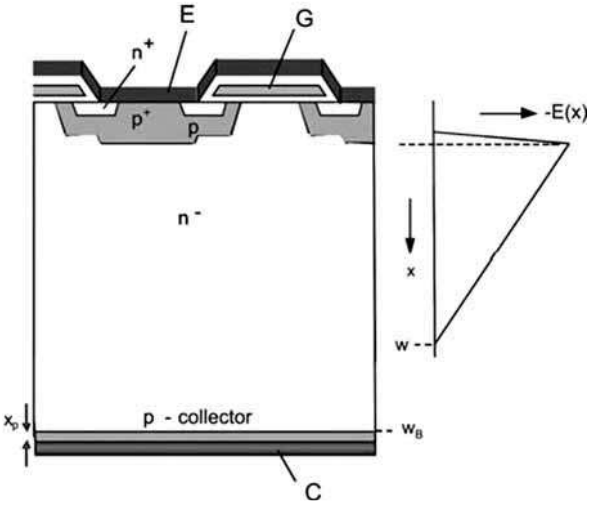
Vypnutí NPT IGBT



Vypnutí Trench IGBT

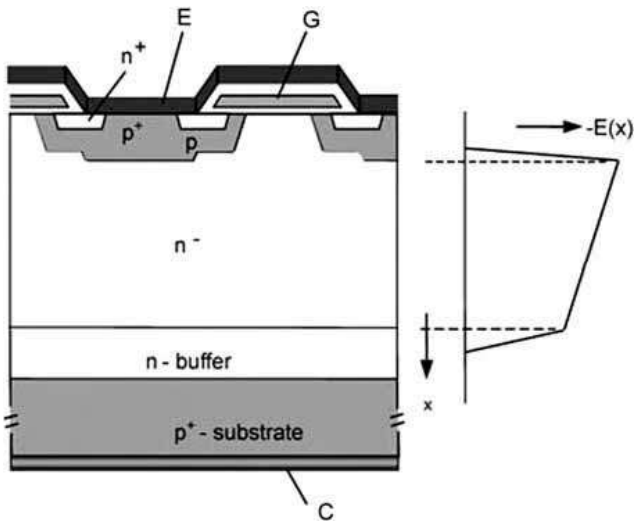


Struktura IGBT tranzistorů



NPT (non punch through)

- Široká N- oblast
- Vysoce odolné vůči latch-up a zkratu
- Pozitivní teplotní koeficient U_{CE}
- Delší proudový ocas



PT (punch through)

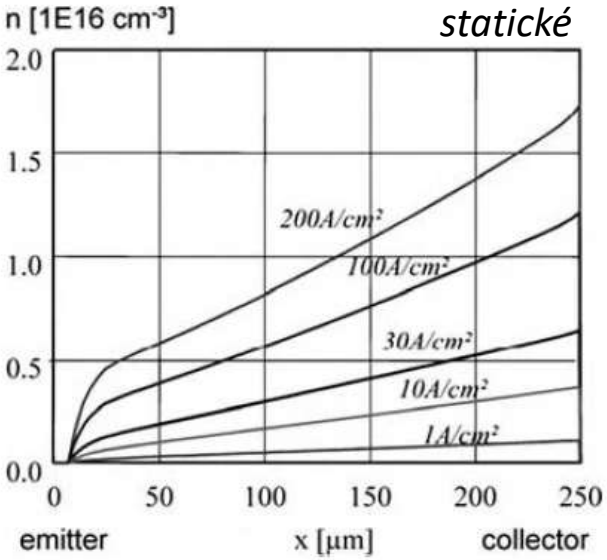
- Epitaxe na P+ substrátu
- Široká N- oblast
- Vysoce odolné vůči latch-up a zkratu
- Pozitivní teplotní koeficient U_{CE}
- Kratší (a vyšší) proudový ocas → nízké E_{OFF}

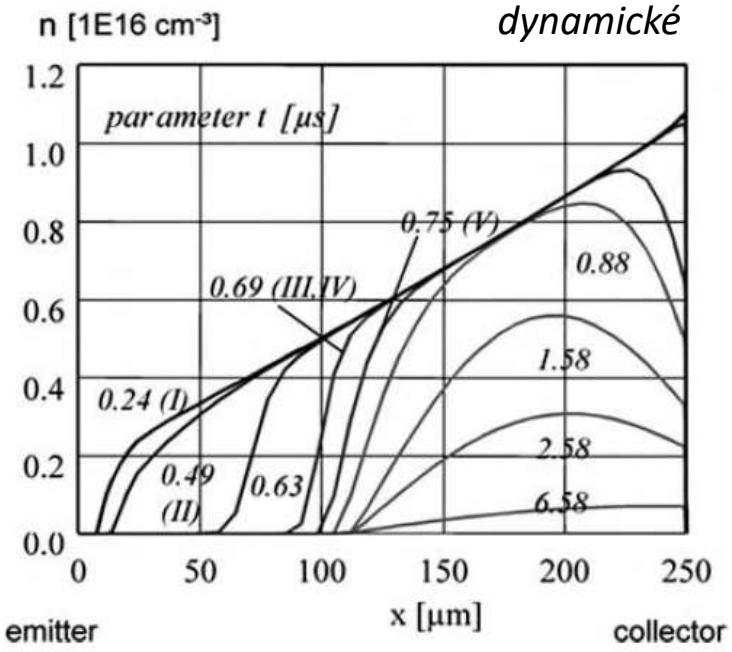
$$V_C = V_{Ch} + V_{drift} + V_{J1}$$

$$V_{drift} = \frac{w_B^2}{(\mu_n + \mu_p) \cdot \tau_{eff}}$$

Vypínání IGBT tranzistorů

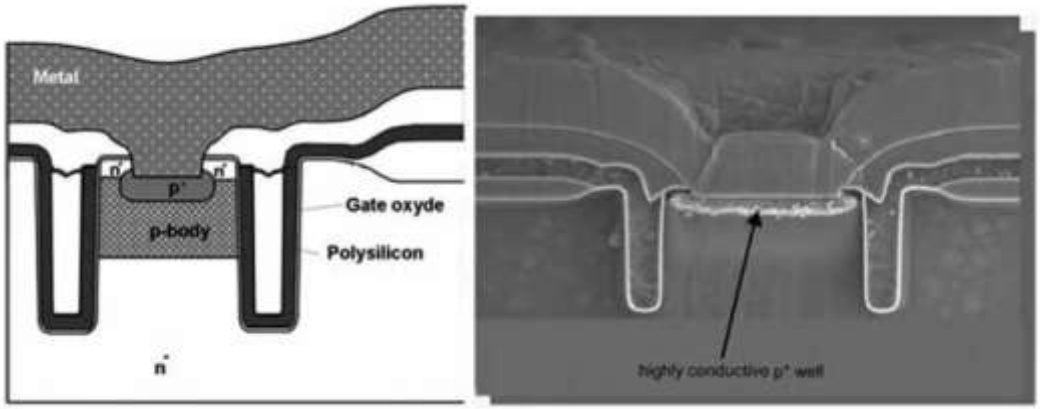
distribuce nosičů náboje NPT



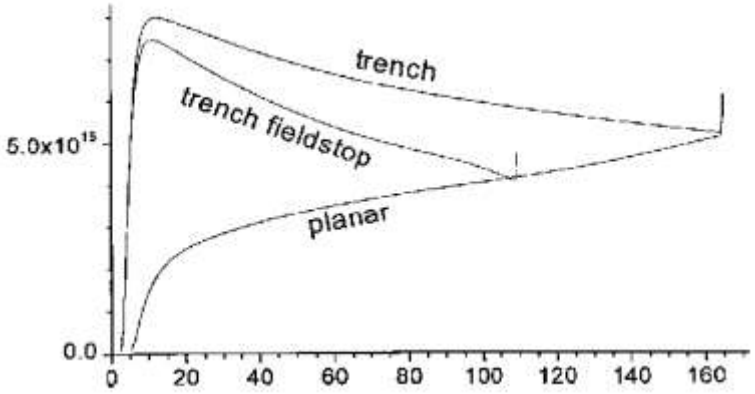


- Induktivní spínání
- Do t = 0.69µs … napětí roste (zdroj) náboj vlevo je rychle extrahován
- Proud prudce klesá do t = 0.75µs prostorový náboj do 100µm
- Odstranění zbývajícího náboje vpravo bez přítomnosti napětí → rekombinací závislou na τ … do 6.58µs

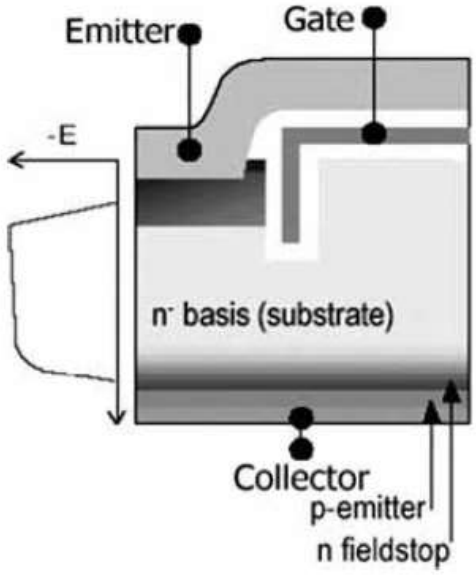
- Rovnoměrnější distribuce nosičů náboje v N- oblasti
- Tenčí N- vrstva s trapezoidním průběhem E (FS, SPT, LPT)



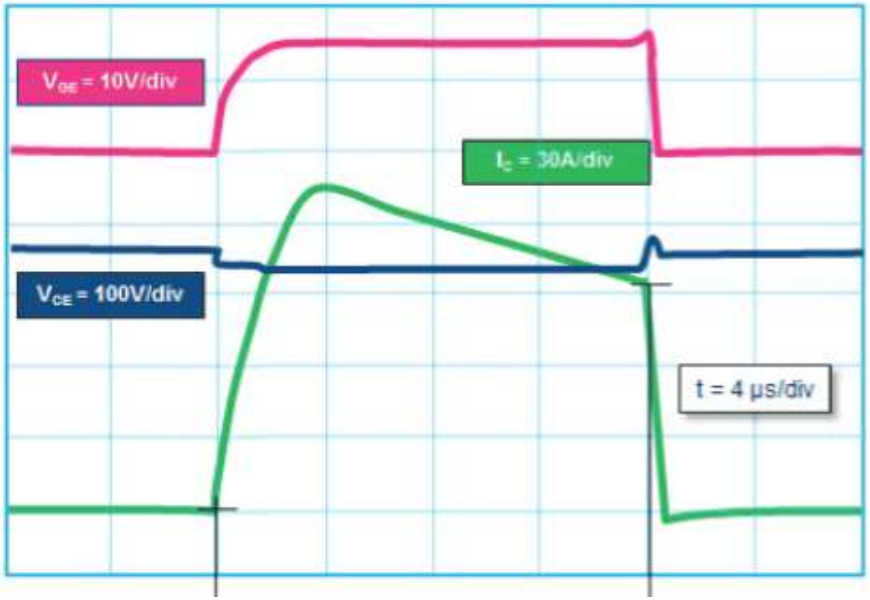
distribuce nosičů náboje



Trench field stop IGBT



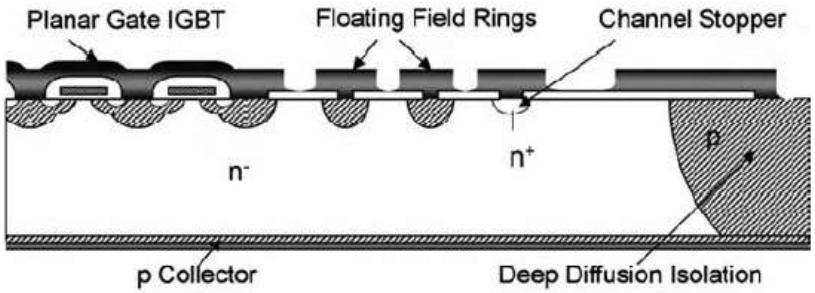
Odolnost vůči zkratu



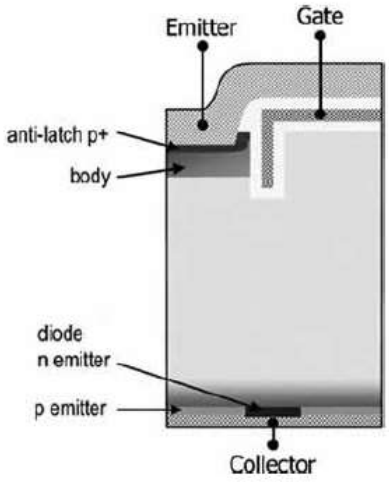
- Desaturace tranzistoru
- Napětí u_{CE} ~ napětí zdroje
- Proud i_C ~ 6-10x nominální I_C
- IGBT charakterizované dobou trvání zkratu (6-10µs), počtem událostí a dobou mezi událostmi

Další typu IGBT tranzistorů

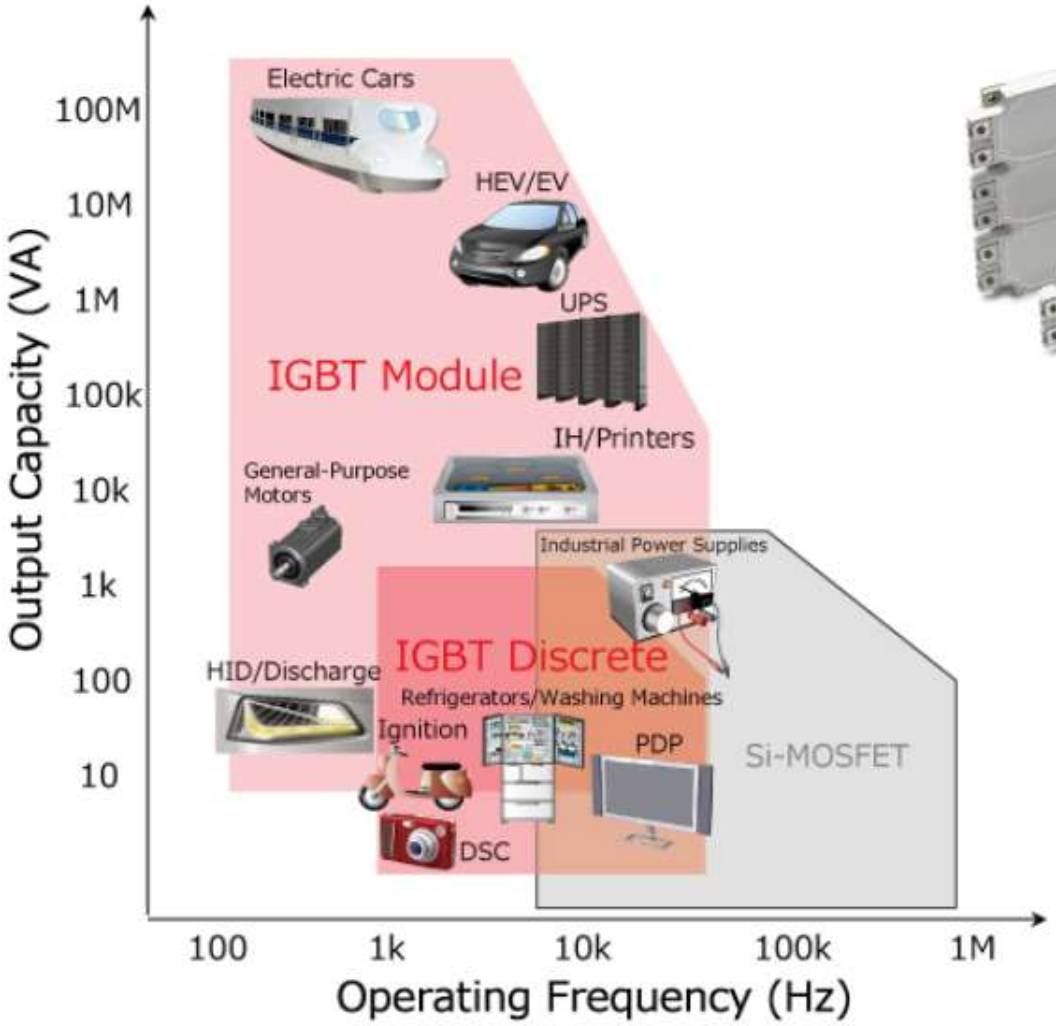
- Zpětně blokující IGBT – vysoké průrazné napětí ve třetím kvadrantu



- Zpětně vodivé IGBT – diodová charakteristika ve třetím kvadrantu



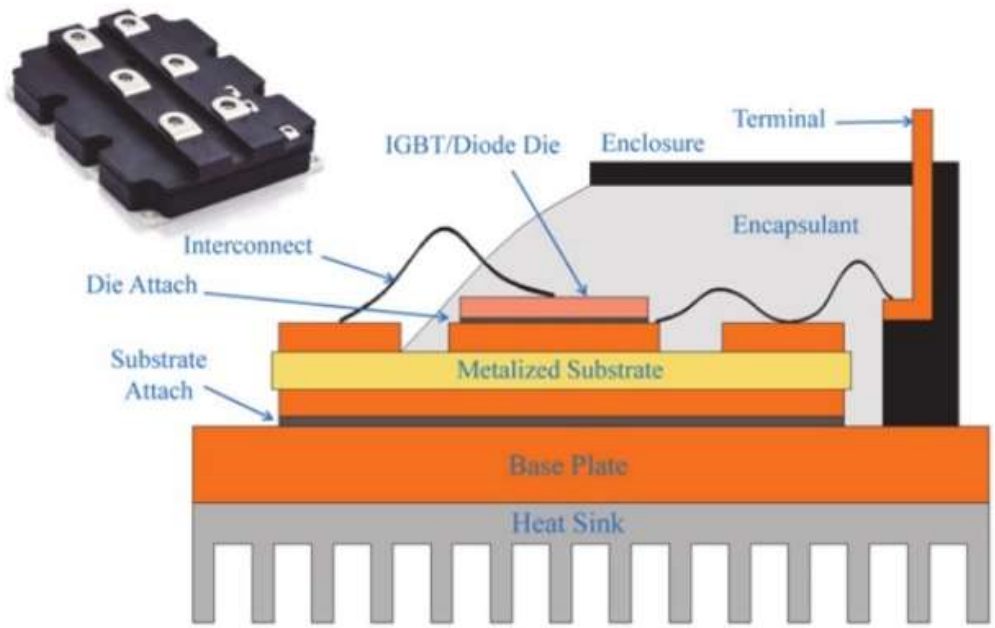
Aplikace MOSFET a IGBT tranzistorů





Oteplení součástek

Tepelné poměry polovodičových součástek

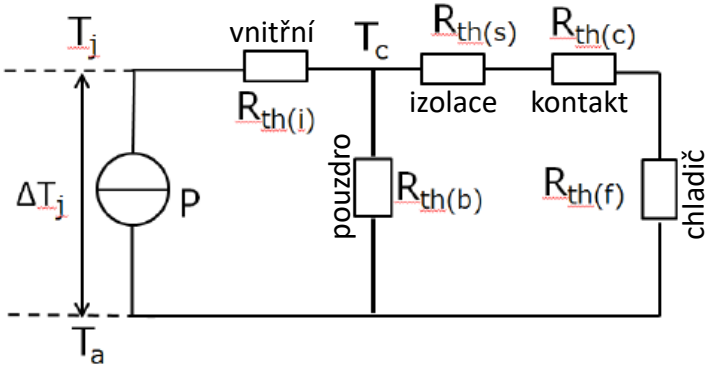


Ustálený stav

- T_{jmax} – maximální teplota součástky
- Řešení – analogie s el.obvody

$$T_j = R_{th(j-a)} P_D + T_a \ , \ [K, K/W, W, K]$$

$$R_{th(j-a)} = R_{th(i)} + \frac{R_{th(b)}\left(R_{th(s)} + R_{th(c)} + R_{th(f)}\right)}{R_{th(b)} + R_{th(s)} + R_{th(c)} + R_{th(f)}}$$

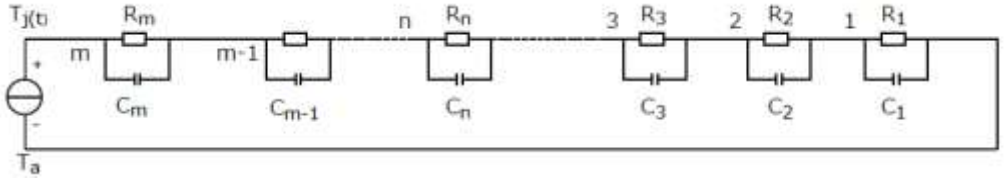


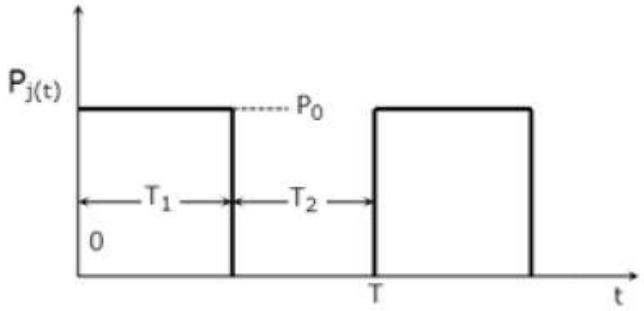
Oteplení součástek

Tepelné poměry polovodičových součástek

Přechodový stav

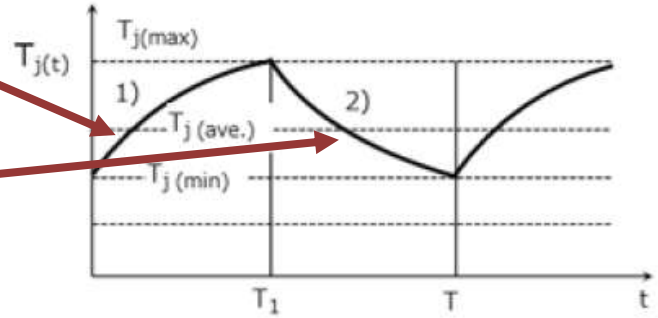
- Tepelné impedance reflektující dynamiku šíření tepla – tepelná kapacita





$$T_{j(t)} = \sum_{n-1}^{m} \{ (P_0 R_n) - T_{n(min)} \} \left\{ 1 - e^{\left(\frac{-t}{C_n R_n} \right)} \right\} + T_{n(min)}$$

$$T_{j(t)} = \sum_{n-1}^{m} \left\{ T_{n(max)} e^{\left(\frac{-t}{C_n R_n} \right)} \right\}$$



- Využití simulačních nástrojů (SPICE, Matlab)

Kontrolní otázky

- Co jsou to výkonové součástky
- Jaký je význam měkkosti diod?
- Jaký je rozdíl mezi PT a NPT diodou?
- Co je to CAL dioda?
- Jaká je výstupní charakteristika MOSFET tranzistoru?
- Z čeho se skládá $R_{DS(on)}$ MOSFET tranzistoru?
- Co je to struktura DMOS?
- Jaké jsou vlastnosti IGBT?
- Jaké jsou základní typy IGBT?
- Jak se chová IGBT při zkratu?
- Jak určit teplotu polovodiče?



Použitá literatura

- Lutz, J., Schlangenotto, H., Scheuermann, U., De Doncker, R.: **Semiconductor Power Devices.** Springer-Verlag Berlin Heidelberg, 2011, 978-3-642-11124-2
- Sze, S.M.; Kwok, K.Ng.: **Physics of semiconductor devices.**Wiley-Interscience, 2007, ISBN 978-0-471-14323-9
- Vobecký, J.; Záhlava, V.: **Elektronika : součástky a obvody, principy a příklady.**GradaPublishing, 2005, ISBN 80-247-1241-5
- K. Pietrczak, "**Why diode softness matters - Understanding the switching characteristics of fast diodes and their impact on EMI and voltage stress**.," *Intelec 2013; 35th International Telecommunications Energy Conference, SMART POWER AND EFFICIENCY*, Hamburg, Germany, 2013, pp. 1-5.
- https://www.eeweb.com/power-mosfet-avalanche-design-guidelines/
- https://www.techinsights.com/blog/evolution-sic-mosfet-technology-retrospective
- https://www.powerelectronictips.com/advanced-igbt-gate-drivers-simplify-high-voltage-high-current-inverters/