

ESF II projekt Západočeské univerzity v Plzni

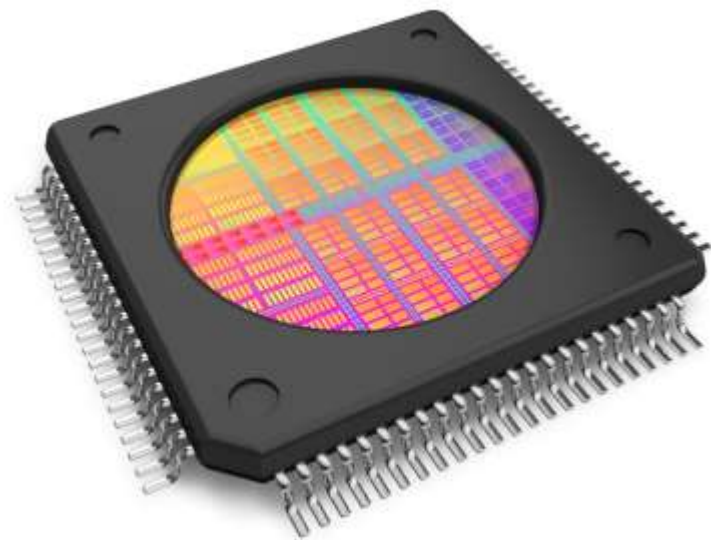
reg. č. CZ.02.2.69/0.0/0.0/18_056/0013239



EVROPSKÁ UNIE
Evropské strukturální a investiční fondy
Operační program Výzkum, vývoj a vzdělávání



***Polovodičové materiály
a technologie
KET/PMAT***



***Výroba integrovaných
obvodů, meze integrace***

Přednáška 8



EVROPSKÁ UNIE
Evropské strukturální a investiční fondy
Operační program Výzkum, vývoj a vzdělávání

MSMT
MINISTERSTVO ŠKOLSTVÍ
MLÁDEŽE A TĚLOVÝCHOVY

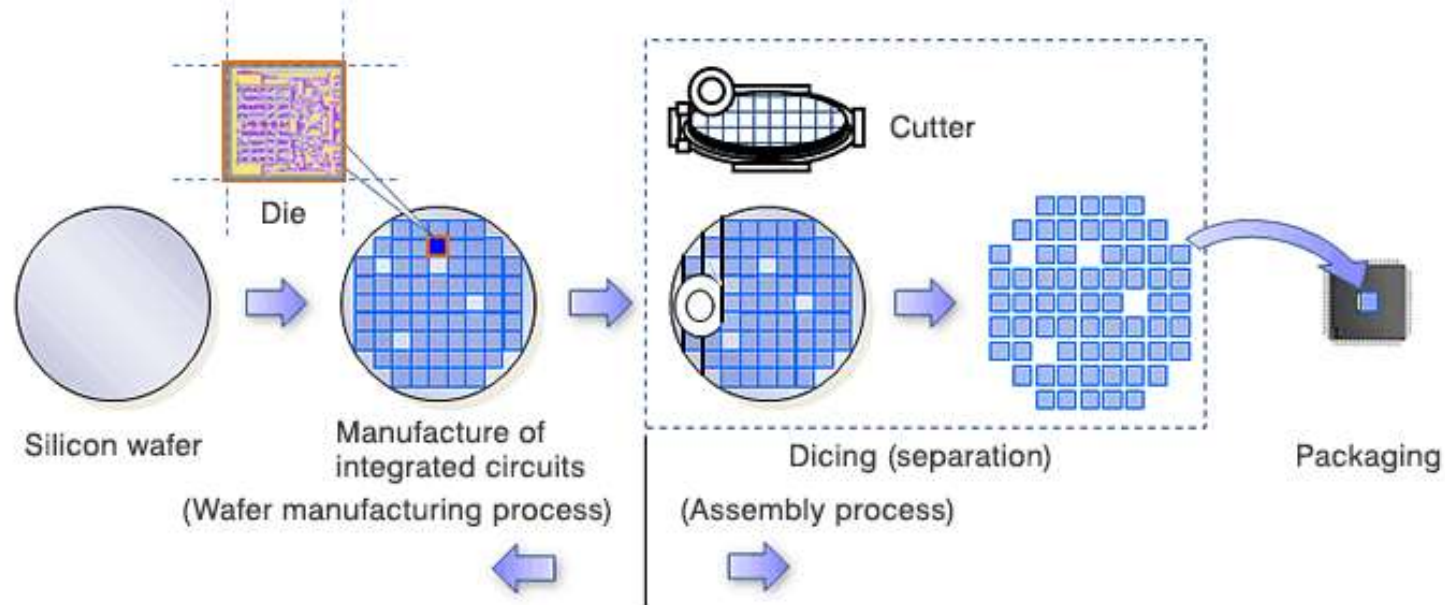
Co se v přednášce dozvíte?

- DOZVÍTE SE, JAKÉ JSOU POŽADAVKY NA VÝROBU POLOVODIČOVÝCH STRUKTUR.
- ZJISTÍTE, JAKÝ JE TECHNOLOGICKÝ POSTUP VÝROBY POLOVODIČOVÝCH STRUKTUR.
- DOZVÍTE SE, JAK SE ROZDĚLUJÍ INTEGROVANÉ OBVODY.
- ZJISTÍTE, JAKÝ JE ROZDÍL MEZI MONOLITICKÝMI A HYBRIDNÍMI INTEGROVANÝMI OBVODY.
- DOZVÍTE SE, CO JE MOORŮV ZÁKON.
- ZJISTÍTE, JAKÉ DO JAKÉ MÍRY LZE ZMENŠOVAT POLOVODIČOVÉ SOUČÁSTKY.

Planárně epitaxní technologie výroby IO

Charakteristika a požadavky

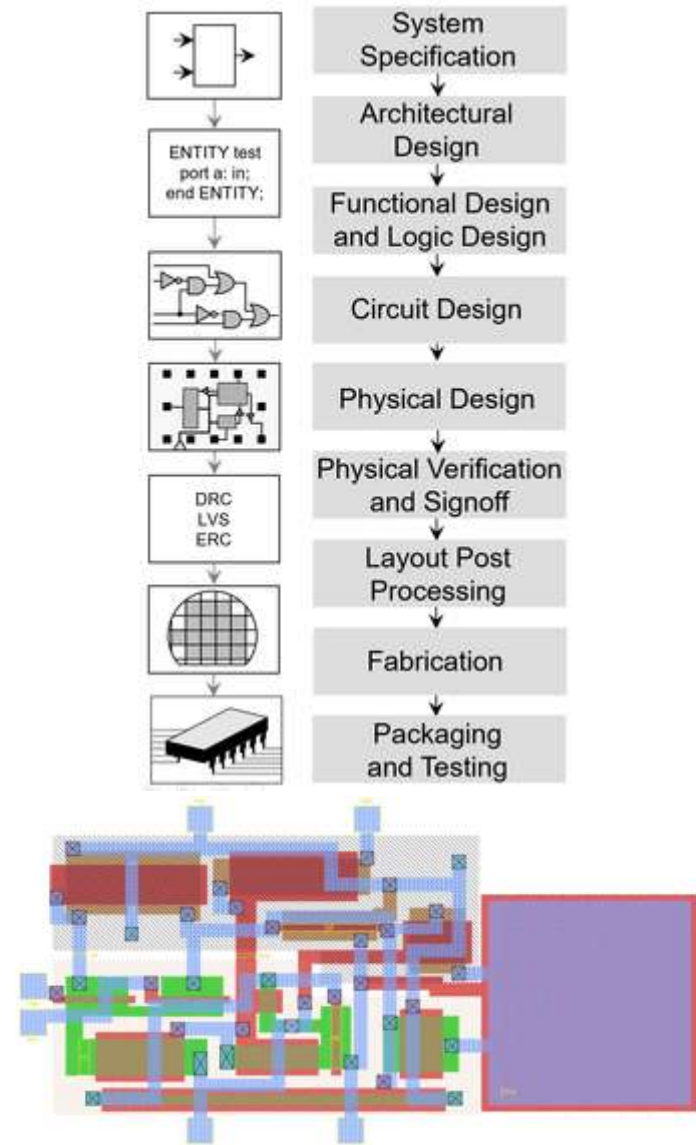
- **vysoké nároky na pracovní prostředí:** dodržení předepsané teploty a vlhkosti (teplota 23 ± 1 °C, vlhkost 45 ± 5 %), nulová prašnost
- **potřeba složitých a nákladných technologických zařízení**
- **potřeba vysoce čistých materiálů a médií**
- **téměř nulová opravitelnost**
- **velké množství operací si vynucují vysoké nároky na jakost a spolehlivost**



Návrh IO

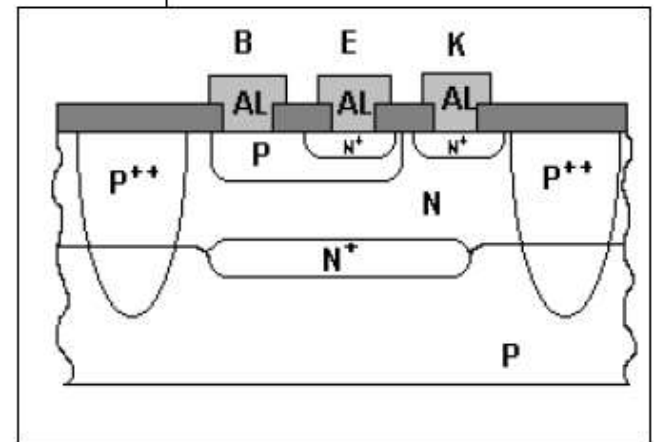
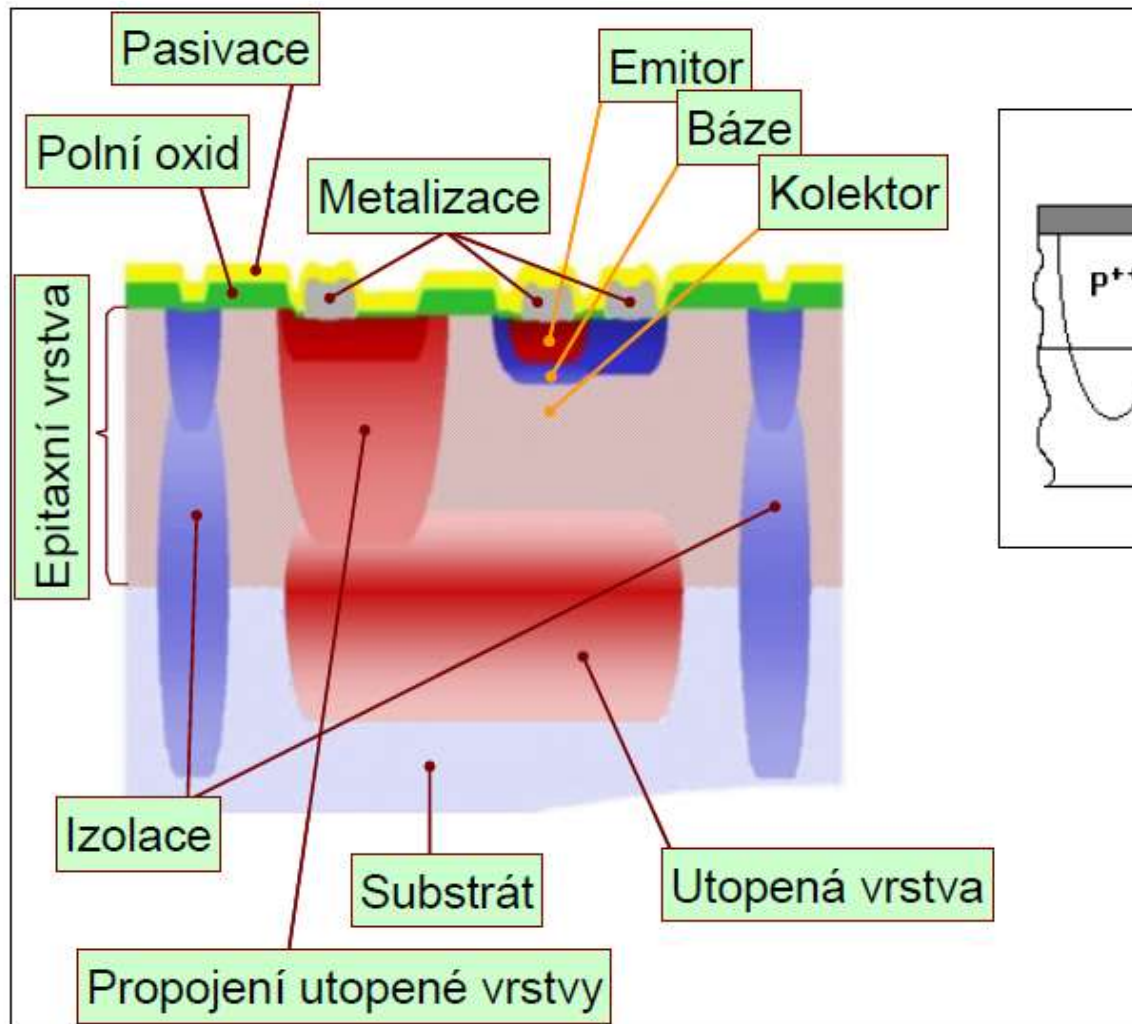
- **návrh obvodu** – specifikace funkcí a parametrů
- **návrh morfologie**
- **návrh topologie** – rozmístění prvků a funkčních bloků na ploše s ohledem na
 - vzájemnou tepelnou interakci jednotlivých částic
 - optimální propojení a maximální využití čipu
- **zaplnění ohrad** – detailní vykreslení všech motivů (provádí počítač) a představuje optimalizaci rozmístění funkčních prvků tak, aby plocha čipu byla co nejvíce využita
- **kontrola správnosti zapojení** (ručně – vizuálně), kontrola konstrukčních zásad a úplností daty

Výstupem návrhu čipu jsou expoziční masky.



Posloupnost výroby tranzistorů a integrovaných obvodů

1. **výchozí substrát Si** - typ P nebo N
2. **difuze „utopené“ oblasti** (provádí se arsenem) - úkolem utopené oblasti je snížit sériový el. odpor kolektoru
3. **epitaxe vrstvy typu N (P)**, tloušťka 20 μm - této oblasti budou vytvořeny všechny aktivní prvky tranzistoru
4. **fotolitografie a vytvoření izolační vrstvy** - difuze P++, zasahuje až do substrátu, čímž se na Si desce vytvoří izolované ostrůvky v epitaxní vrstvě
5. **fotolitografie a difuze - vytvoření oblasti báze**
6. **fotolitografie a difuze - vytvoření oblasti emitoru a kolektoru** (ohmický kontakt)
7. **vytvoření vrstvy SiO_2** a kontaktních okének
8. **fotolitografie a depozice vodivé vrstvy** - následné vytvarování hliníkové metalizace
9. **měření a testování elektrických parametrů** jednotlivých tranzistorů i celého IO



Epitaxe Si desek

U Si se používá převážně metoda **VPE (Vapor Phase Epitaxy)** - proces nanášení neboli **depozice monokrystalických vrstev Si na monokrystalické Si desky při teplotě okolo 1200 °C**. Na Si deskách se vytvářejí různé struktury integrovaných obvodů (IO), tj. polovodičové prvky – tranzistory, diody i pasivní prvky – rezistory, kondenzátory aj. **Tloušťka epitaxních vrstev Si bývá v rozmezí 5 až 15 μm**, měrný elektrický odpor $1 \div 5 \Omega \cdot \text{cm}$.

Oxidace Si desek

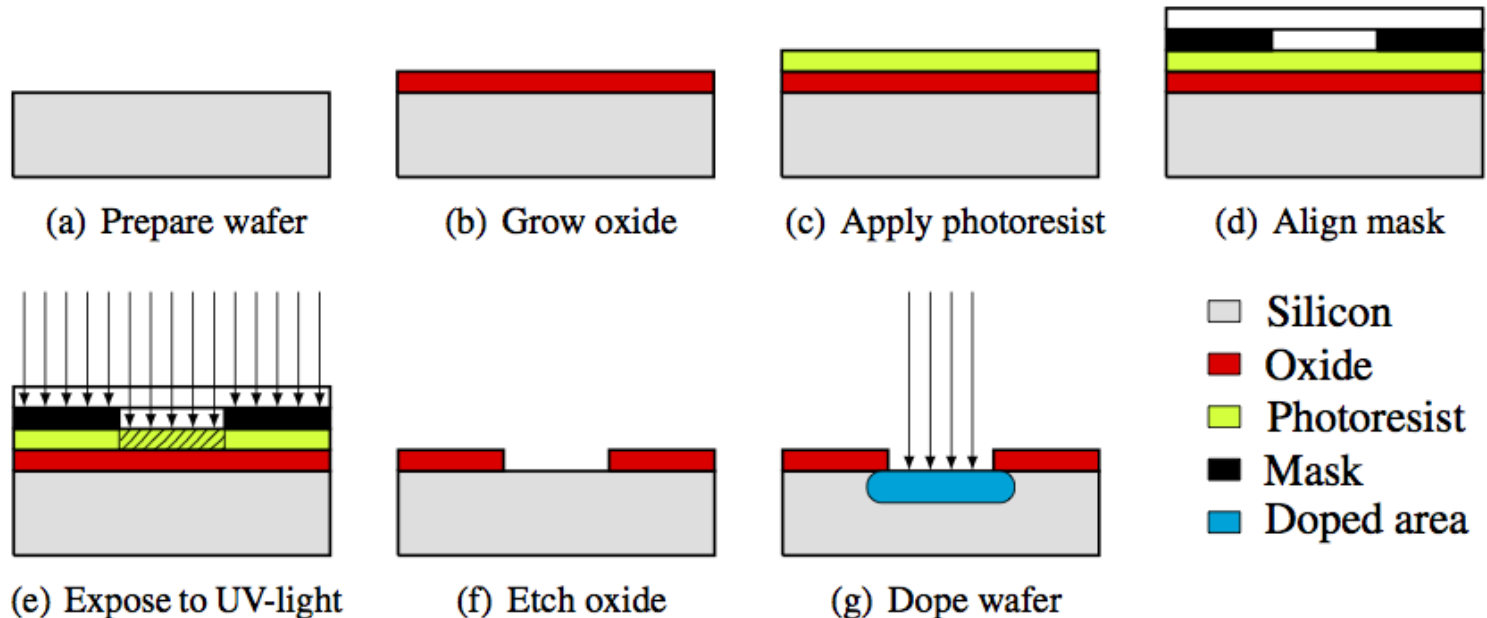
Produktem oxidace Si desek je **vrstva amorfního oxidu křemičitého SiO_2** . Tato vrstva vzniká jak na čelní lesklé straně Si desky, tak na zadní matné straně Si desky. **Proces oxidace probíhá za vysokých teplot (900 až 1200 °C)** a lze jej velmi dobře řídit. **Tloušťky vrstev SiO_2 mohou být v rozmezí 0,01 až 1 μm**.

Fotolitografie

Fotorezistentní lak (fotorezist), který lze „**vytvdit**“ účinkem **ultrafialového záření z rtuťové výbojky**. Vytvrzením se **ozářený lak stane odolným vůči některým organickým rozpouštědlům**, kdežto lak neozářený se v nich rozpouští. Kromě toho je fotorezist odolný proti některým leptadlům.

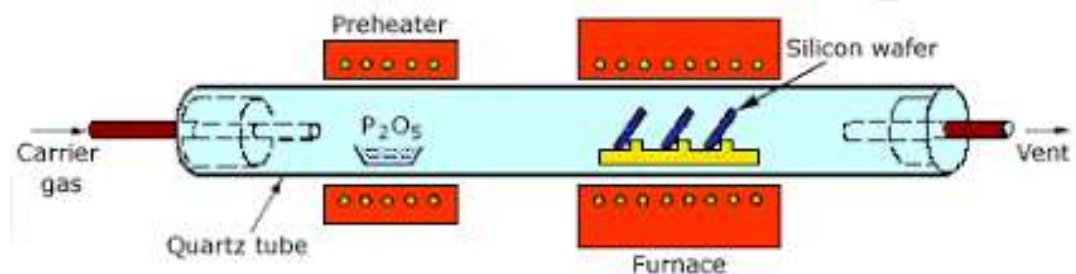
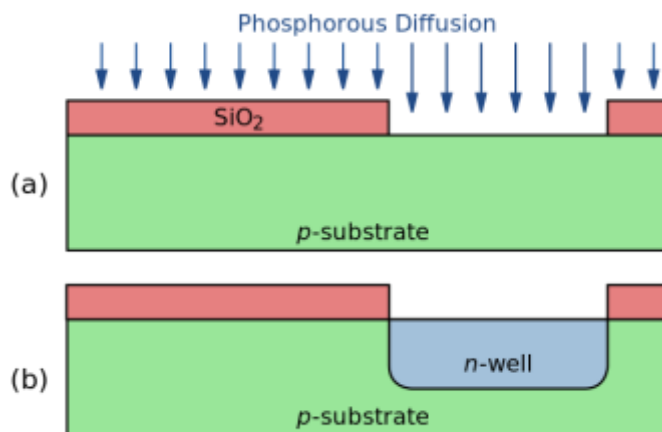
Technologický postup

Si deska se pokryje tenkou vrstvou fotorezistu, která se zpevní ohřevem při vyšší teplotě. Pak se na desku v přesném přípravku přiloží pracovní matrice – maska – vyrobená jemnou fotografickou technikou, která propouští záření jen v určitých oblastech daných motivem budoucího IO. Přes tuto matici se fotorezistentní vrstva ozáří a z neexponovaných míst se fotorezist odstraní. Následuje leptání, při němž se Si nebo SiO_2 odleptává jen z míst nechráněných vytvrzeným fotorezistem. Tím se odkryjí oblasti až k epitaxní vrstvě a následuje difuze nebo metalizace.



Difuze

Účelem difuze je **vytvořit v požadovaných místech oblast s opačným typem vodivosti do potřebné hloubky a s definovanou koncentrací elektricky aktivních nábojů** (elektronů nebo děr). **K zamezení nekontrolované difuze přispívá výborná elektroizolační schopnost vrstvy SiO_2** , která chrání povrch Si desky proti pronikání difundující látky, poněvadž rychlost difuze v takové vrstvě je o několik řádů menší než rychlost difuze v křemíku. Pro difuzi boru se vytvoří na povrchu Si desky tenká vrstva bor-silikátového skla a v druhé etapě při vyšší teplotě se provede rozdifundování boru. Vytvoření N oblasti v Si se provádí většinou difuzí ze stálého zdroje vhodné prchavé (těkavé) sloučeniny fosforu (POCl_3 , P_2O_5 , PCl_3) pomocí vhodného transportního média – vodíku nebo kyslíku.

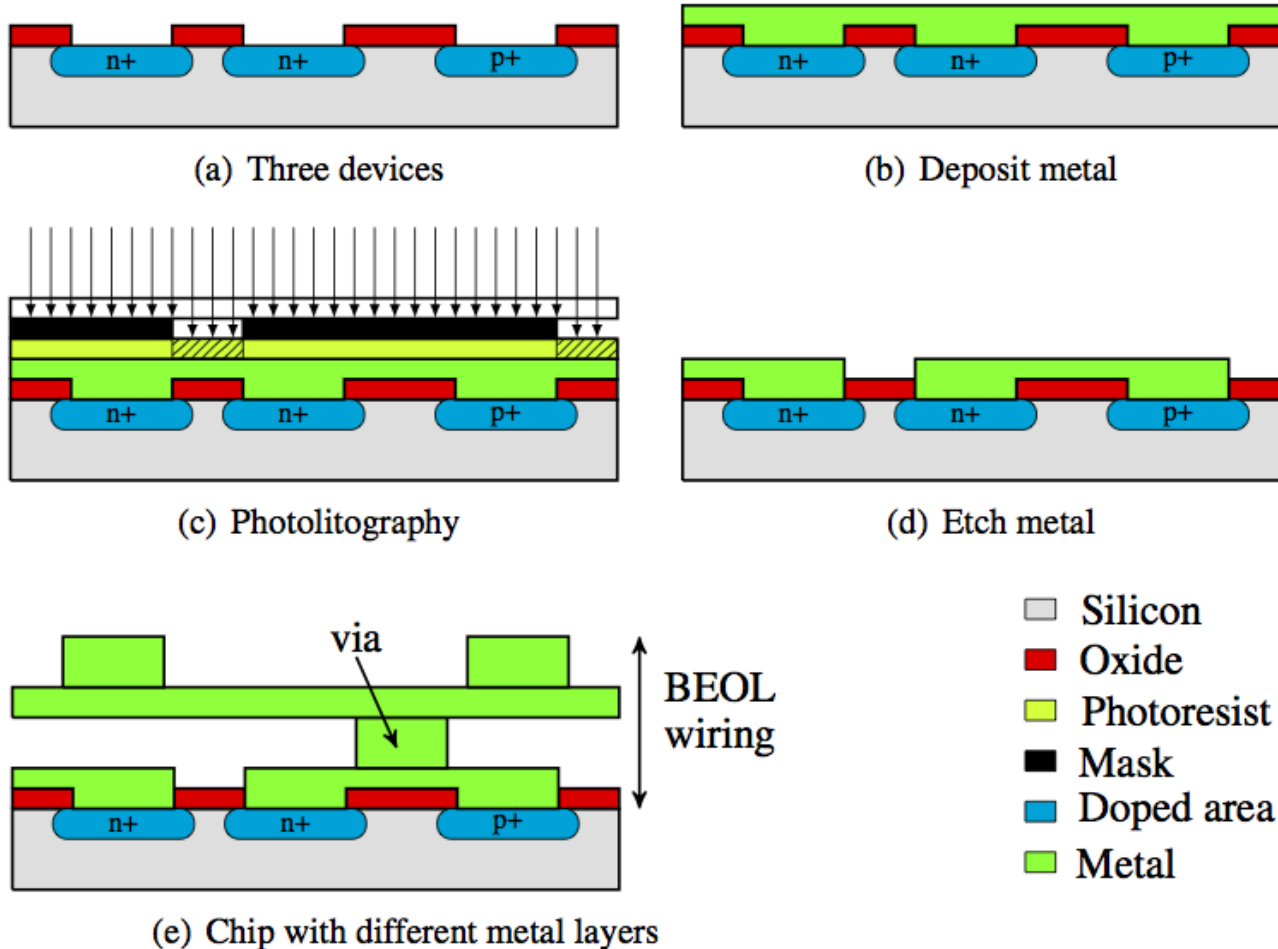


Difuze příměsí (B, P, As, Sb)

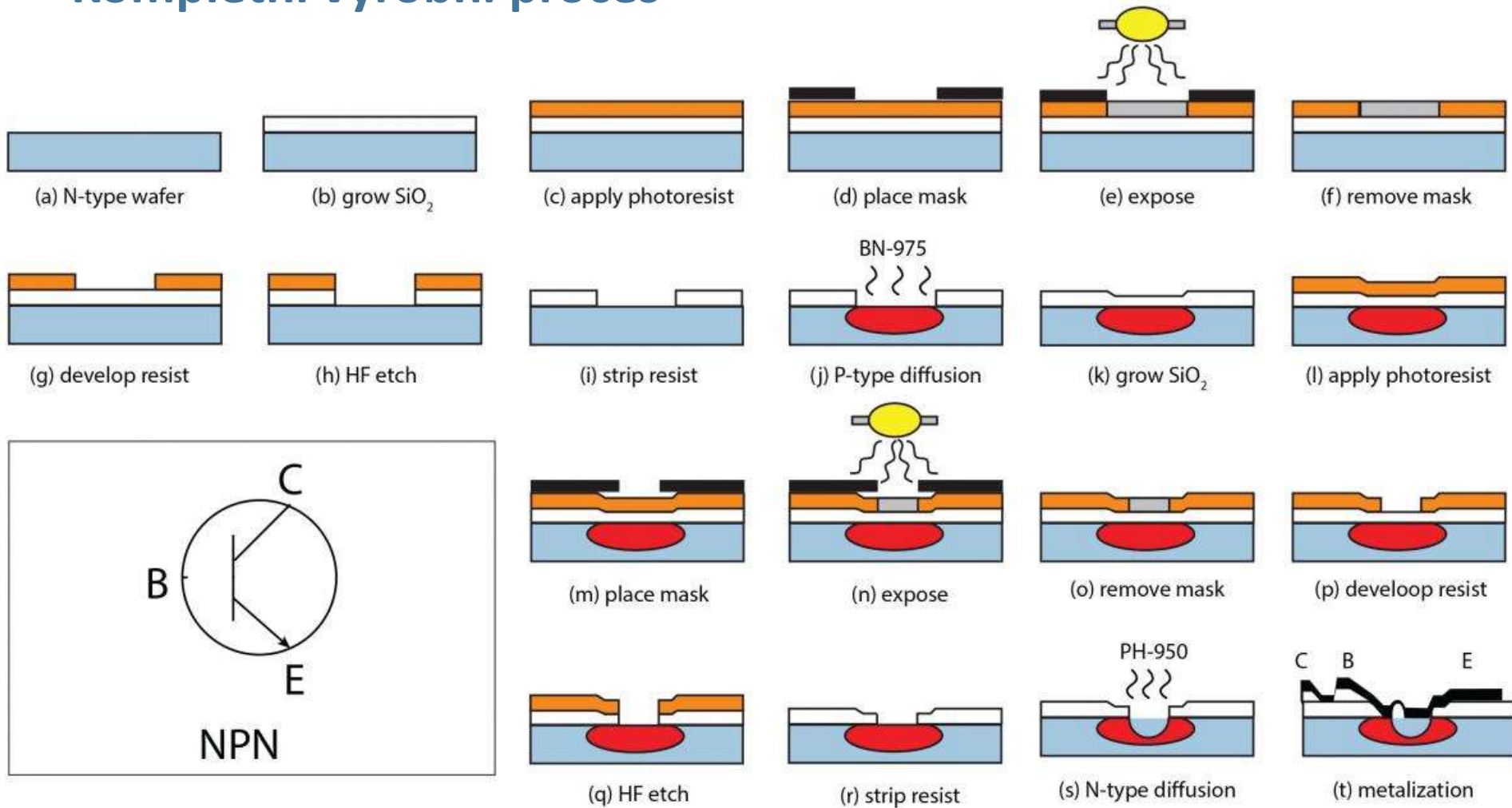
- **Vypařování prvků příměsí** - Si desky v počtu až 250 ks se umístí do křemenné ampule, která obsahuje nádobku s práškovitým Si s asi 1 % boru. Ampule se vyčerpá na tlak cca 10^{-4} Pa, zataví a zahřívá na vysokou teplotu. Bor z Si prášku se odpařuje na Si desky.
- **Iontová implantace** - velmi přesný a reprodukovatelný proces nanášení příměsí ve formě prvků na Si desky. Hloubka průniku implantovaných iontů silně závisí na jejich energii a druhu iontů. Totéž platí o průniku implantovaných iontů do maskovací vrstvy SiO_2 . Největší průniky má bor B^+ , protože má nejmenší iontový poloměr. Čím menší iont, tím lépe proniká mezi mezerami Si atomů v jeho mřížce nebo mezi atomy Si a O v amorfním SiO_2 . U iontové implantace dochází k vstřelování prvků do velmi mělké oblasti Si. Tato Si oblast tloušťky okolo $0,1 \mu\text{m}$ je pak nasycena prvkem příměsí a může sloužit jako zdroj difuze. Ionty B^+ , P^+ , As^+ a Sb^+ se získávají v implantačním zařízení neboli implantátoru ionizací sloučenin příslušných prvků (BF_3 , PCl_3 , AsF_3 , SbF_5). Ionty se urychlí na požadovanou energii a oddělí kationty (B^+) od aniontů (F^-). Kationty (B^+) se pak vstřelují na Si desky. Proces urychlování iontů, jejich oddělování a vstřelování kationtů do Si desek probíhá ve vysokém vakuu 10^{-4} Pa.

Metalizace

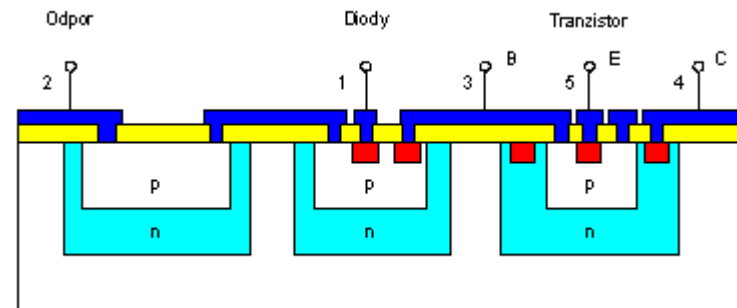
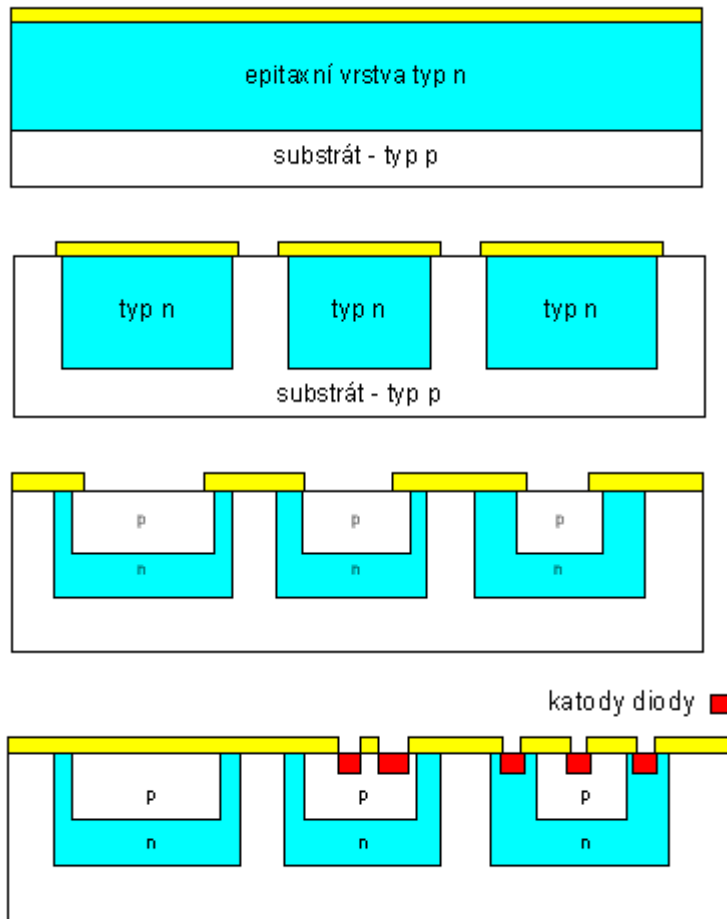
- Vodivé propojení jednotlivých polovodičových oblastí



Kompletní výrobní proces



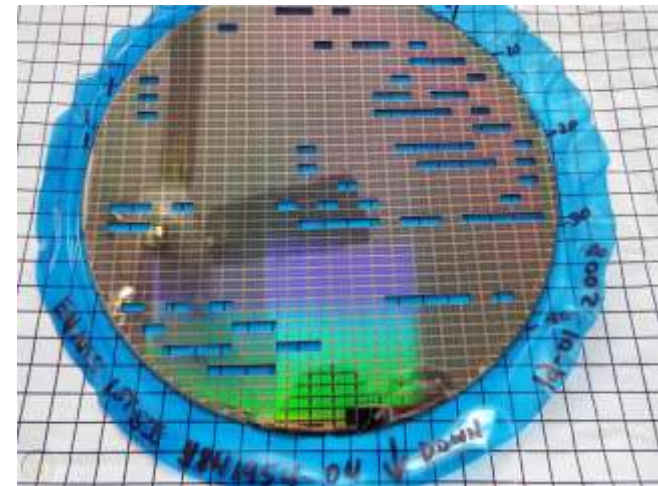
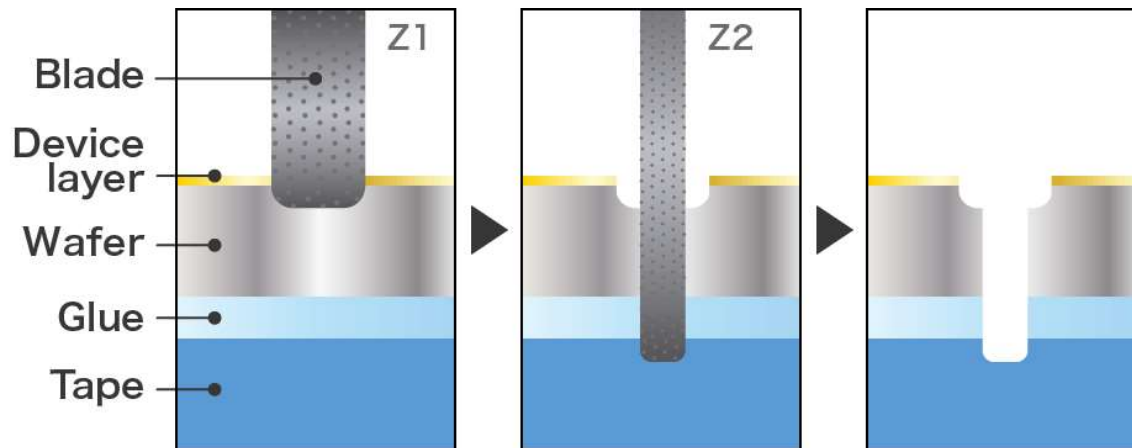
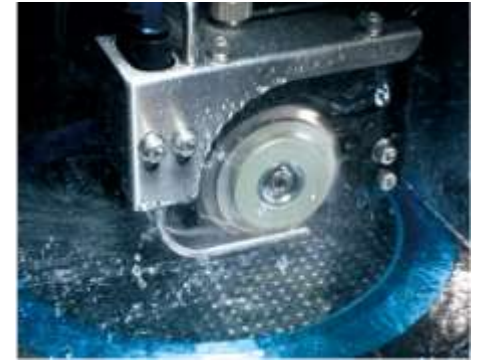
Kompletní výrobní proces



- SiO_2 - 0,5 μm
- epitaxní vrstva typu n - 25 μm
- substrát typu p
- hliník
- typ n* typ p*

Členění Si desek

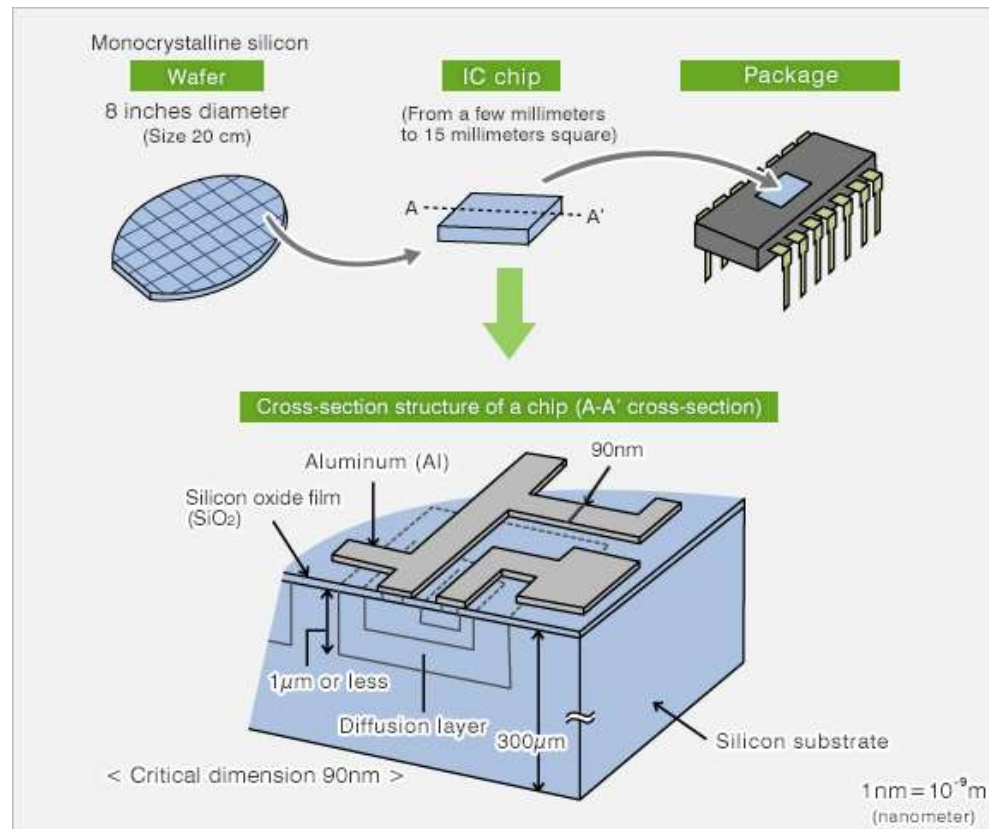
- rýhování diamantovým nožem nebo řezání diamantovým kotoučem
- lámání na plastové fólii
- roztažení fólie na obruči
- sadování - třídění a ukládání do palet



Kontaktování čipu k nosnému substrátu

Požaduje se **dobrý elektrický a tepelný kontakt, mechanická pevnost.**

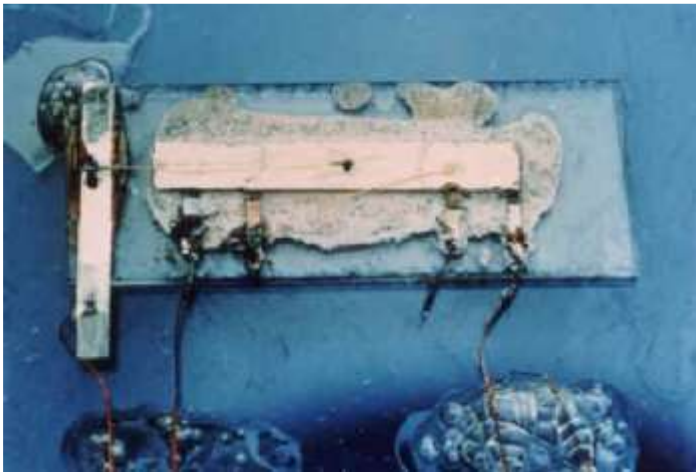
Pájí se na soubory přívodů nebo do kovových pouzder (vhodným materiálem je kovar) - připojení čipu k podložkám. Lepení se provádí vodivými tmely.



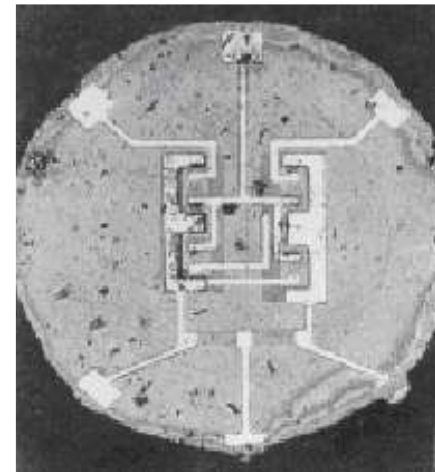
Integrované obvody

Jedná se o **spojení mnoha jednoduchých elektrických součástek, které společně tvoří elektrický obvod vykonávající nějakou složitější funkci.**

První integrovaný obvod zkonstruoval **Jack St. Clair Kilby** již **v roce 1958** a ve stejném roce **Robert Noyce** (nezávisle). Kilbyho integrovaný obvod byl na destičce z germania o velikosti $11 \times 1,6$ mm a obsahoval jediný tranzistor s pouze několika pasivními součástkami. V roce 1966 sestrojil také první kapesní kalkulačku založenou na integrovaném obvodu.



První integrovaný obvod na germaniu, který vynalezl v roce 1958 Jack S. Kilby v laboratořích Texas Instruments



Jeden z prvních integrovaných obvodů, vyrobených v laboratořích Fairchild Semiconductor na základě vynálezu R. Noyce. Klopný obvod se čtyřmi tranzistory.

Rozdělení integrovaných obvodů

Mezi **hlavní výhody** integrovaných obvodů patří zejména:

- **miniaturizace**
- stále se zvyšující výkon
- nižší energetické nároky na provoz
- **spolehlivost**
- hromadná sériová výroba snižuje cenu

Veškeré tyto výhody se zvětšují se vzrůstající miniaturizací a zvyšováním komplexnosti obvodů.

Základní rozdělení integrovaných obvodů:

- **Hybridní**
- **Monolotické**

Další rozdělení integrovaných obvodů

- analogové obvody
- číslicové obvody
- **Stupeň integrace**
 - SSI – malá integrace (Small Scale Integration)
 - MSI – střední integrace (Middle Scale Integration)
 - LSI – vysoká integrace (Large Scale Integration)
 - VLSI – velmi vysoká integrace (Very Large Scale Integration)
 - XLSI (eXtra Large Scale Integration)
- programovatelné a neprogramovatelné obvody
- sériově a zakázkově vyráběné obvody

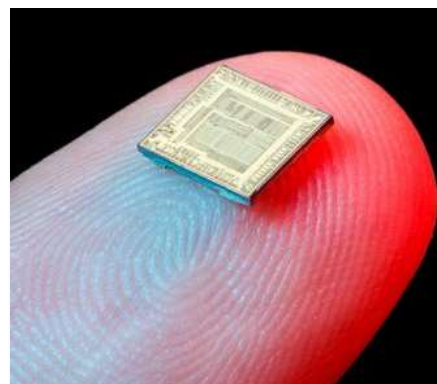
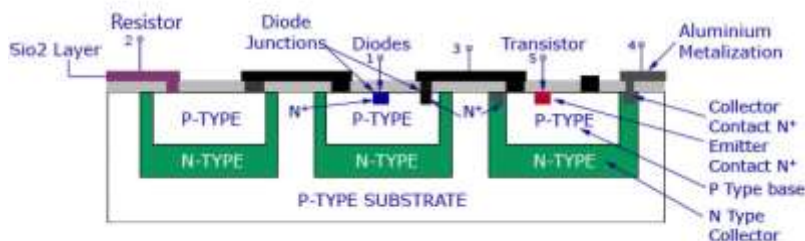
Označení	Anglický název	Český název	Počet logických členů
SSI	Small Scale Integration	Malá integrace	10
MSI	Middle Scale Integration	Střední integrace	10 - 100
LSI	Large Scale Integration	Vysoká integrace	1000 - 10000
VLSI	Very Large Scale Integration	Velmi vysoká integrace	10000 a více

Monolitické integrované obvody

Od 70. let 20. století jasně převažují. Jejich **jednotlivé součástky jsou vytvořeny a vzájemně spojeny na jediné polovodičové, nejčastěji křemíkové, destičce.**

Základ pro výrobu je **monokrystal z čistého polovodiče**. Čištění materiálu se provádí za vysokých teplot v ochranné atmosféře, a je proto **energeticky a časově velmi náročné**. Hotový monokrystal se nařeže na velmi tenké plátky. Jejich tloušťka je v řádu desetin milimetru. Na těchto plátcích se pak vytváří PN přechody. Po vytvoření struktury obvodu se na povrch vakuově napaří tenká vrstvička kovu (nejčastěji hliníku). Celý obvod je pak uložen do pouzdra. Některé náročnější součástky mají ovšem pouzdra ze speciální keramické hmoty často kombinované s kovovými destičkami kvůli odvodu tepla ze součástky, jiné součástky mají části pouzder skleněné.

Basic Monolithic IC Cross-Sectional View

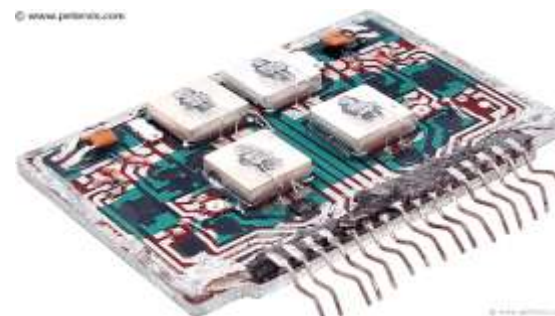
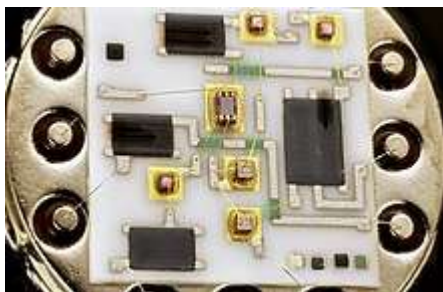


Hybridní integrované obvody

Hybridní integrovaný obvod (HIO) je elektronická součástka zhotovená kombinací tiskových technik (technika tlustých vrstev) a montáže diskrétních součástek, přednostně na keramickém substrátu. Při výrobě HIO se kombinuje tisk vodivých spojů, rezistorů a některých typů kondenzátorů s montáží součástek, často nezapouzdřených nebo ve tvaru obdobném SMD. Nejde ani o čistou SMT montáž, ani o čistou tištěnou elektroniku.

Výhody:

- je možné využít součástky zhotovené různými, i odlišnými technologiemi,
- korundová podložka je výborný izolant
- ztrátové teplo je účinně odváděno substrátem, celý HIO má stejnou teplotu
- tištěné a dodatečně nastavené rezistory mají přesnou hodnotu (laserové nastavení, přesnost lepší než 0,1 %) v širokém rozsahu hodnot



Meze integrace

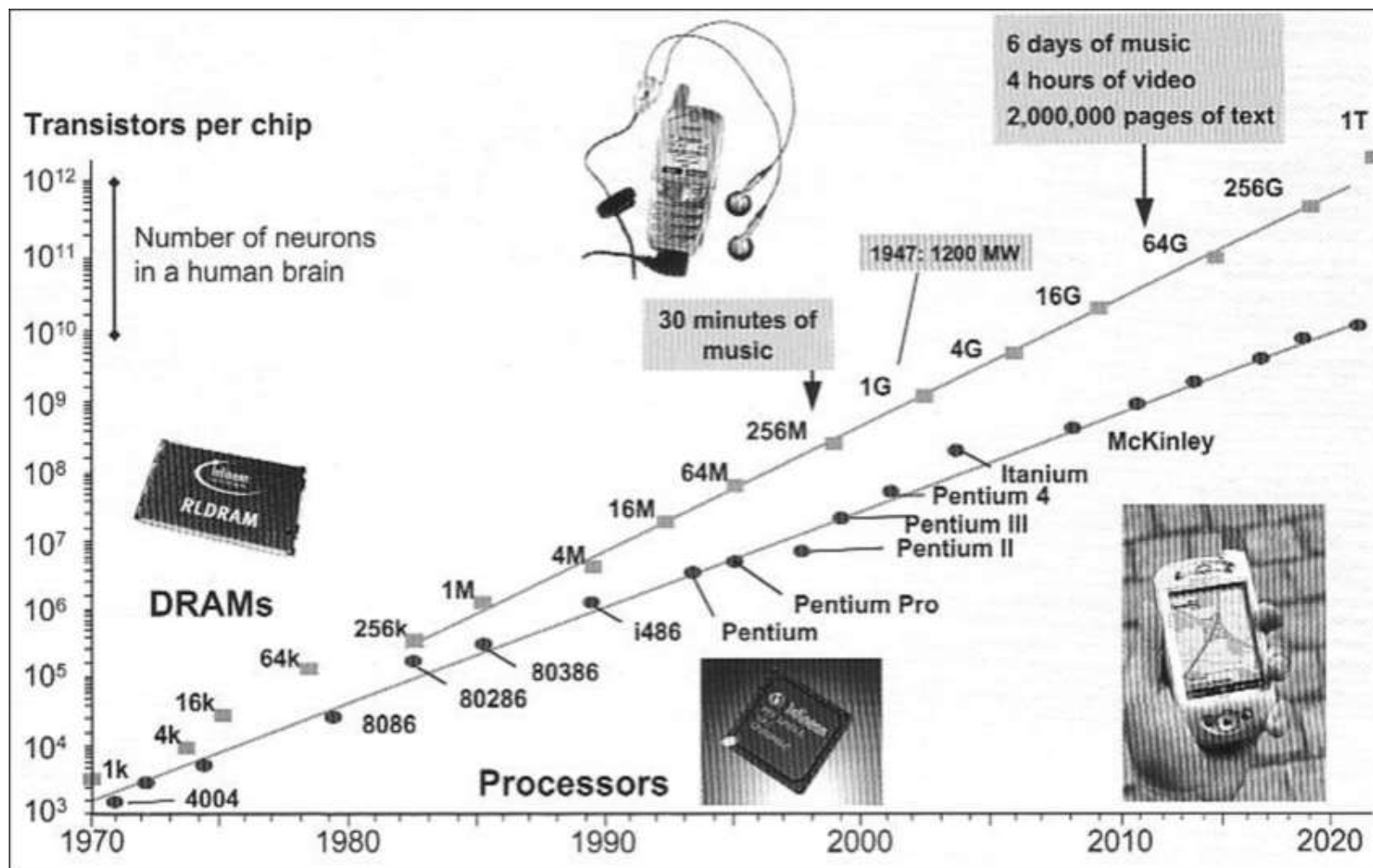
Moorův zákon

Moorův zákon je empirické **pravidlo o exponenciálním růstu výpočetního výkonu obvodů v elektronice**, které roku 1965 vyslovil chemik a spoluzakladatel firmy Intel Gordon Moore. Původní znění bylo: „**počet tranzistorů, které mohou být umístěny na integrovaný obvod, se při zachování stejné ceny zhruba každých 18 měsíců zdvojnásobí.**“

Platnost zákona však do budoucnosti naráží na limity miniaturizace dané velikostí tranzistorů blížící se velikosti atomů.

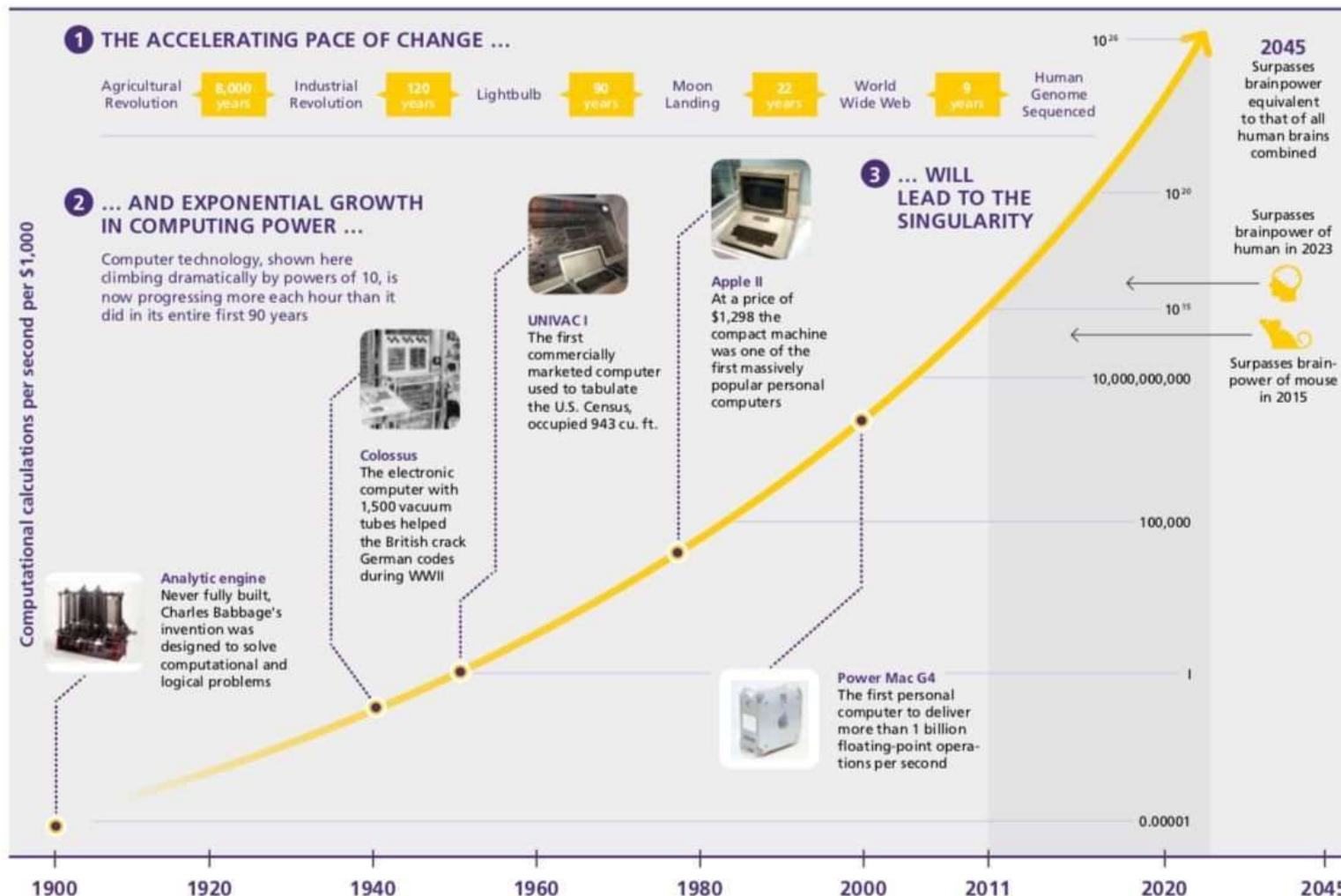
Míra integrace se uvádí v **hustotě součástek na plochu**. Tato hodnota **nemůže být nekonečná** a to nejen **kvůli konečné přesnosti výrobních postupů, ale také kvůli určitým fyzikálním předpokladům pro fungování samotných součástek** – zejména pak polovodičů. Existuje tedy míra nejmenšího možného tranzistoru, kterou nesmíme překročit, aby tranzistor byl stále funkční – a to i v případě, že jsme schopni vyrobit součástku menší.

Moorův zákon – počet tranzistorů



Moorův zákon – výpočetní výkon

LAW OF ACCELERATING RETURNS



Difuzní délka

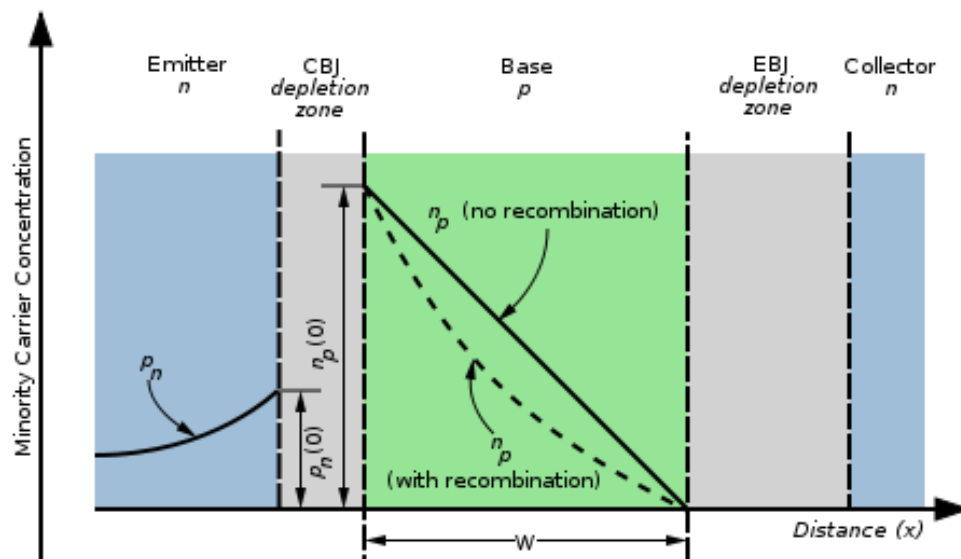
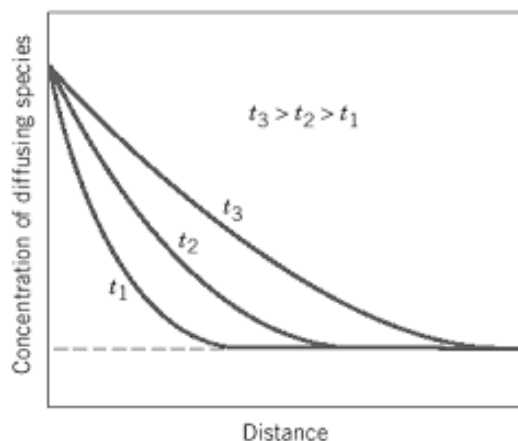
Difuzní délka omezuje rozměry tranzistoru. Toto kritérium **není úplně mezi integrace, protože omezuje velikost báze shora. Pokud by byla báze širší, zanikne (rekombinuje) elektron dříve než ji překoná** – proud mezi kolektorem a emitorem by nemohl protékat.

$$L = \sqrt{D_{n(p)} \tau}$$

L – difuzní délka

$D_{n(p)}$ – difuzní konstanta

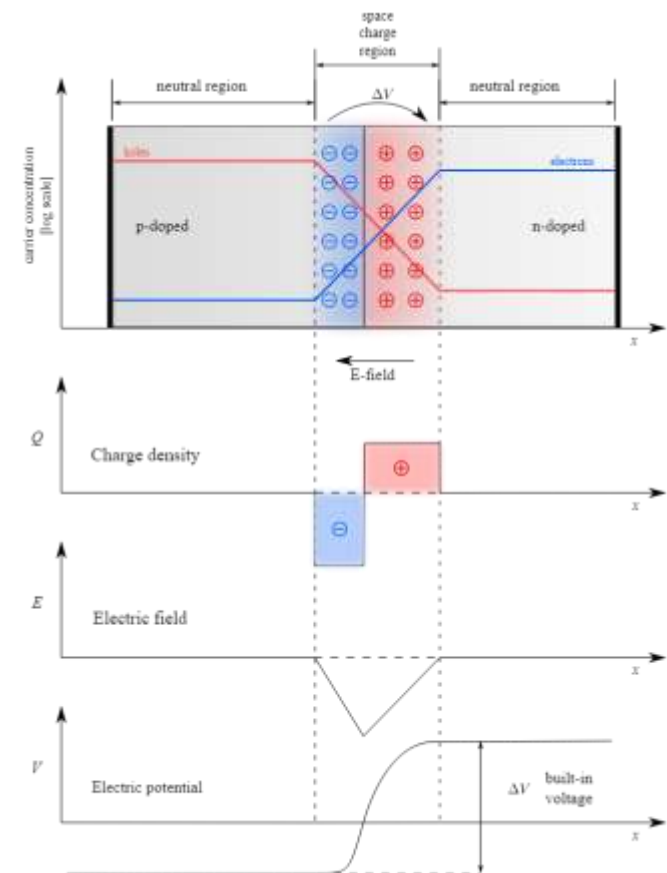
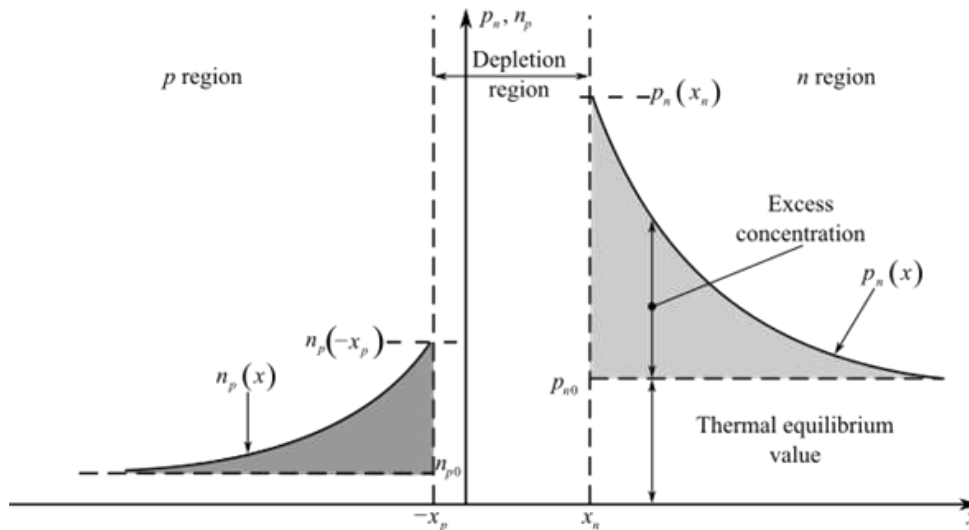
τ – doba života nosičů



Debyeho délka

Omezení rozměru součástky související s **vyčerpanou oblastí PN přechodu**. Určuje **umístění elektrod do určité vzdálenosti od PN přechodu** a vyčerpané oblasti, která se kolem něj tvoří. **Každá elektronická součástka musí být větší než je Debyeho délka.**

$$L_D = \frac{1}{e} \sqrt{\frac{\epsilon k T}{n + p}}$$



Zákon velkých čísel

Předpokladem je **konstantní koncentrace nosičů v polovodiči**. Se změnou objemu polovodiče tak dochází ke změně skutečného počtu nosičů náboje. Při sériové výrobě elektronických součástek je nutné zajistit opakovatelnost funkce součástky. V případě **velkého množství elektronů je možný určitý rozptyl počtu nosičů bez vlivu na funkci elektronické součástky**. V případě **malého objemu polovodiče bude funkce součástky rozdílná v závislosti na skutečném množství nosičů náboje**. Objem polovodiče lze tak snižovat jen do určité míry. Je nutné zajistit dostatečné množství nosičů náboje pro dodržení shodné funkce elektronické součástky.

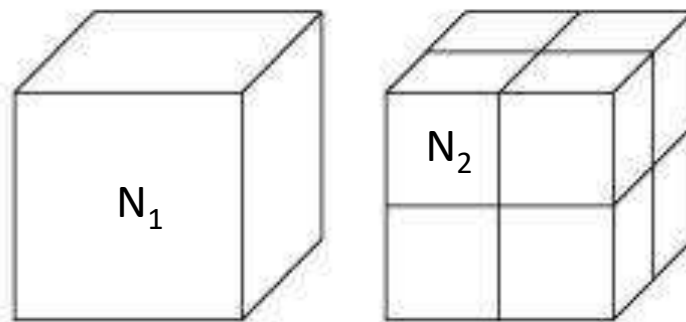
$$n = \frac{N}{V}$$

$$N = nV$$

n – koncentrace elektronů

V – objem

N – skutečný počet elektronů



$$N_1 \gg N_2$$

Heissenbergova relace neurčitosti

Vždy existuje určitá minimální chyba při současném měření rychlosti a hybnosti. Důležitý rozdíl mezi klasickou a kvantovou mechanikou. V experimentu, jakkoli přesném, nemožno předpovědět, co se stane. Můžeme předpovídat jen pravděpodobnosti. Nosič náboje, který se pohybuje v polovodiči, potřebuje k zajištění funkce jistý prostor.

$$m\Delta v\Delta x > h$$

$\Delta p \Delta x \gg h \Leftrightarrow$ Klasická mechanika

$\Delta p \Delta x \approx h \Leftrightarrow$ Kvantová mechanika

$\Delta p \Delta x \ll h \Leftrightarrow$ Zakázáno kvantovou mechanikou

$$\Delta p = m\Delta v$$

$$\Delta x > \frac{h}{m\Delta v}$$

$$\Delta x \sim d_B$$

m – hmotnost

v – rychlost

x – dráha

p – hybnost

h – Planckova konstanta

d_B – šířka báze

Velikost integrovaných obvodů

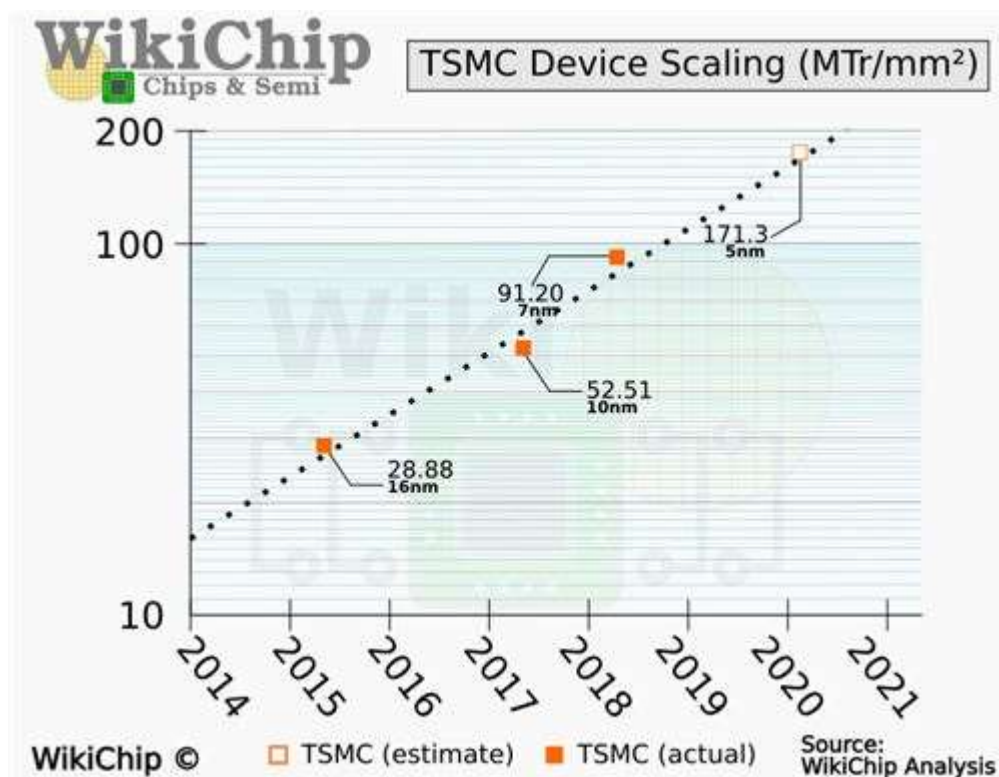
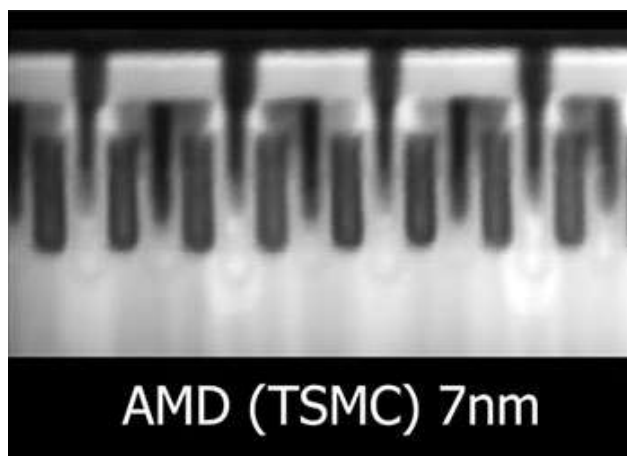
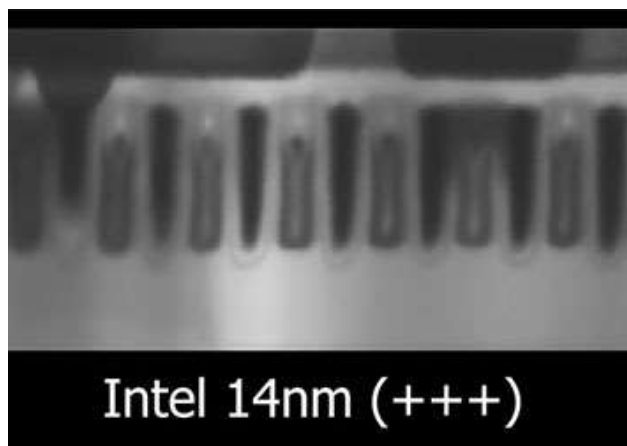
Výrobci uvádějí velikost nejmenších součástí jako výrobní proces v nanometrech - **nm technologie**. Jde o nejmenší **vzdálenost mezi dvěma elementy na čipu**, které tvoří jeho strukturu. Typicky jde o vzdálenost mezi elektrodami source a drain unipolárního tranzistoru, jelikož se jedná o základní stavební jednotky procesorů. Nanometrové označení velikosti tranzistorů už ale nereflektuje schopnosti výroby a konstrukce čipu. Mnohem **přesnější je hodnota MTr/mm²**, tedy počet milionů tranzistorů na milimetr čtvereční.

Historický vývoj je následující:

- | | | |
|----------------------------|-----------------|----------------|
| • 1957 - 120 μm | • 1994 - 600 nm | • 2010 - 32 nm |
| • 1963 - 30 μm | • 1995 - 350 nm | • 2012 - 22 nm |
| • 1971 - 10 μm | • 1997 - 250 nm | • 2014 - 14 nm |
| • 1974 - 6 μm | • 1999 - 180 nm | • 2016 - 10 nm |
| • 1977 - 3 μm | • 2001 - 130 nm | • 2018 - 7 nm |
| • 1982 - 1,5 μm | • 2004 - 90 nm | • 2020 - 5 nm |
| • 1985 - 1 μm | • 2006 - 65 nm | |
| • 1989 - 800 nm | • 2008 - 45 nm | |

Velikost integrovaných obvodů

Zatímco **7nm technologie** umožňuje vyrábět čipy s hustotou kolem **91,2 MTr/mm²**, s **5nm** technologií je to neuvěřitelných **171,3 MTr/mm²**.



Kontrolní otázky

- Jaký je technologický postup výroby polovodičových struktur?
- Vysvětlete princip difuze při výrobě polovodičových struktur.
- Jaké jsou výhody integrovaných obvodů?
- Vysvětlete rozdíl mezi monolitickým a hybridním integrovaným obvodem?
- Jakým způsobem ovlivní Debyeho délka velikost polovodičových součástek?
- Vysvětlete zákon velkých čísel v souvislosti s integrací polovodičových součástek.
- Vysvětlete Heissenbergovu relaci neurčitosti.
- Co určuje Moorův zákon?

